Chương 3

MẠCH PHÂN CỰC VÀ KHUẾCH ĐẠI TÍN HIỆU NHỎ DÙNG FET

Ở FET, sự liên hệ giữa ngõ vào và ngõ ra không tuyến tính như ở BJT. Một sự khác biệt nữa là ở BJT người ta dùng sự biến thiên của dòng điện ngõ vào (I_B) làm công việc điều khiển, còn ở FET, việc điều khiển là sự biến thiên của điện thế ngõ vào V_{GS}.

Với FET các phương trình liên hệ dùng để phân giải mạch là:

$I_G = 0A$ (dòng điện cực cổng)

$I_D = I_S$ (dòng điện cực phát = dòng điện cực nguồn).

$$I_D = I_{DSS}\left[1 - \frac{V_{GS}}{V_{GS(off)}}\right]^2 \quad \text{đối với JFET và DE-MOSFET.}$$

$$I_D = k[V_{GS} - V_{GS(th)}]^2 \quad \text{đối với E-MOSFET}$$

FET có thể được dùng như một linh kiện tuyến tính trong mạch khuếch đại hay như một linh kiện số trong mạch logic. E-MOSFET thông dụng trong mạch số hơn, đặc biệt là trong cấu trúc CMOS.

cuu duong than cong . com

3.1 PHÂN CỰC JFET VÀ DE-MOSFET ĐIỀU HÀNH THEO KIỂU HIẾM:

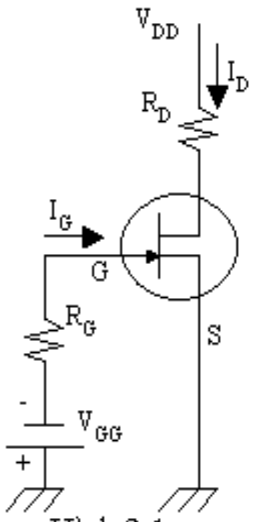
Vì khi điều hành theo kiểu hiếm, 2 loại FET này đều hoạt động ở điện thế cực thoát dương so với cực nguồn và điện thế cực cổng âm so với cực nguồn (thí dụ ở kênh N), nên có cùng cách phân cực. Để tiện việc phân giải, ở đây ta khảo sát trên JFET kênh N. Việc DE-MOSFET điều hành theo kiểu tăng (điện thế cực cổng dương so với điện thế cực nguồn) sẽ được phân tích ở phần sau của chương này.

3.1.1 Phân cực cố định:

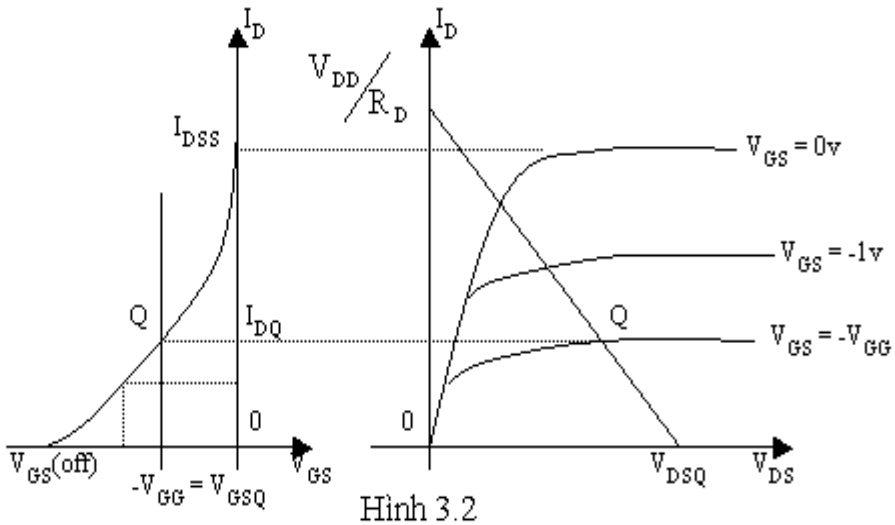
Dạng mạch như hình 3.1

cuu duong than cong . com

CuuDuongThanCong.com https://fb.com/tailieudientucntt



Hình 3.1



Hình 3.2

Ta có: $I_G = 0$; $V_{GS} = -R_G I_G - V_{GG}$

$$\Rightarrow R_G I_G = 0 \Rightarrow V_{GS} = -V_{GG} \qquad (3.1)$$

Thay V_{GS} vào phương trình Schockley $I_D = I_{DSS}\left[1 - \frac{V_{GS}}{V_{GS(off)}}\right]$ ta xác định được dòng điện I_D.

cuu duong than cong . com

Đường thẳng V_{GS}=-V_{GG} được gọi là đường phân cực. Ta cũng có thể xác định được I_D từ đặc tuyến truyền. Điểm điều hành Q chính là giao điểm của đặc tuyến truyền với đường phân cực.

Từ mạch ngõ ra ta có:

$$V_{DS} = V_{DD} - R_D I_D \qquad (3.2)$$

Đây là phương trình đường thẳng lấy điện. Ngoài ra:

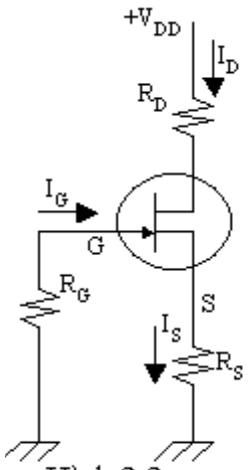
$$V_S = 0$$
$$V_D = V_{DS} = V_{DD} - R_D I_D$$
$$V_G = V_{GS} = -V_{GG}$$

3.1.2 Phân cực tự động:

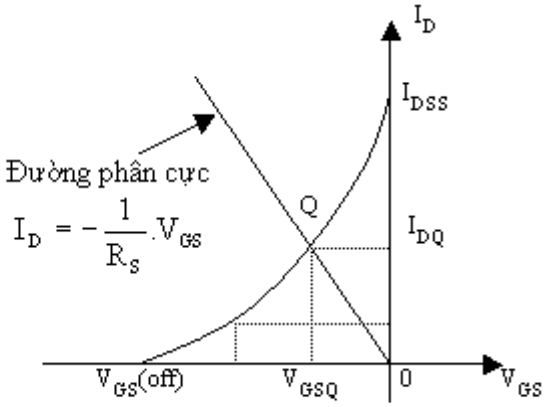
Đây là dạng phân cực thông dụng nhất cho JFET. Trong kiểu phân cực này ta chỉ dùng một nguồn điện một chiều V_{DD} và có thêm một điện trở RS mắc ở cực nguồn như hình 3.3

cuu duong than cong . com

CuuDuongThanCong.com https://fb.com/tailieudientucntt



Hình 3.3



Hình 3.4

Vì $I_G = 0$ nên $V_G = 0$ và $I_D = I_S$

$\Rightarrow V_{GS} = V_G - V_S = -R_S I_D$ (3.3)

Đây là phương trình đường phân cực.

Trong trường hợp này V_{GS} là một hàm số của dòng điện thoát I_D và không cố định như trong mạch phân cực cố định.

- Thay V_{GS} vào phương trình schockley ta tìm được dòng điện thoát I_D.

$$I_D = I_{DSS}\left[1-\frac{V_{GS}}{V_{GS(off)}}\right]^2 = I_{DSS}\left[1+\frac{R_S I_D}{V_{GS(off)}}\right]^2 \qquad (3.4)$$

cuu duong than cong . com

- Dòng I_D cũng có thể được xác định bằng điểm điều hành Q. Đó là giao điểm của đường phân cực với đặc tuyến truyền.

Mạch ngõ ra ta có:

$V_{DS} = V_{DD} - R_D I_D - R_S I_S = V_{DD} - (R_D + R_S) I_D$ (3.5)

Đây là phương trình đường thẳng lấy điện.

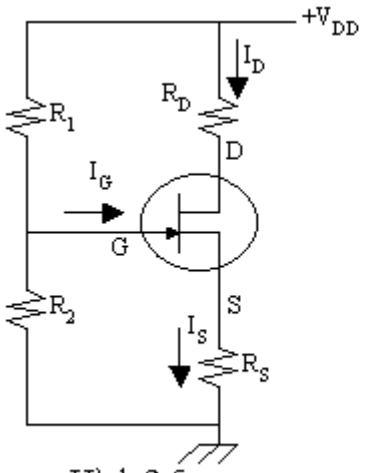
Ngoài ra: $V_S = R_S I_D$; $V_G = 0$; $V_D = V_{DD} - R_D I_D$

3.1.3 Phân cực bằng cầu chia điện thế:

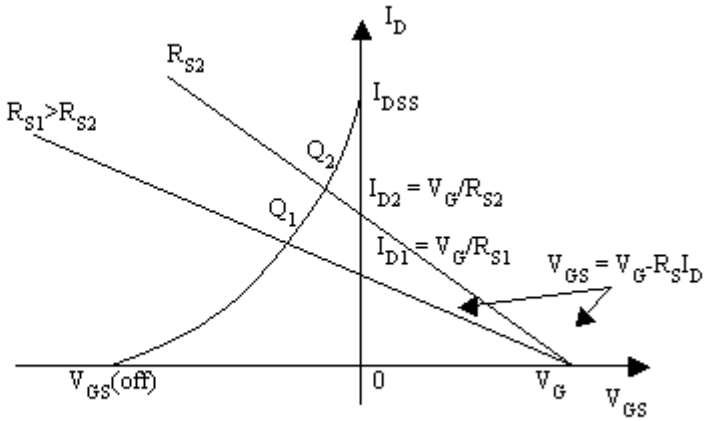
Dạng mạch như hình 3.5

cuu duong than cong . com

CuuDuongThanCong.com https://fb.com/tailieudientucntt



Hình 3.5



Hình 3.6

Ta có: $V_{GS} = V_G - V_S$

$$\text{Do } I_G = 0 \text{ nên } V_G = V_{DD}.\frac{R_2}{R_1+R_2} \qquad (3.6)$$

$V_S = R_S I_S = R_S I_D$

$\Rightarrow V_{GS} = V_G - R_S I_D$ (3.7)

Đây là phương trình đường phân cực.

Do JFET điều hành theo kiểu hiếm nên phải chọn R_1, R_2 và R_S sao cho $V_{GS} < 0$ tức

$$V_G = \frac{R_2}{R_1+R_2}.V_{DD} < V_S = R_S I_D$$

I_{DQ} và V_{GSQ} chính là tọa độ giao điểm của đường phân cực và đặc tuyến truyền.

Ta thấy khi R_S tăng, đường phân cực nằm ngang hơn, tức V_{GS} âm hơn và dòng I_D nhỏ hơn. Từ điểm điều hành Q, ta xác định được V_{GSQ} và I_{DQ}. Mặt khác:

$V_{DS} = V_{DD} - (R_D + R_S)I_D$ (3.8)

$V_D = V_{DD} - R_D I_D$ (3.9)

$V_S = R_S I_D$ (3.10)

3.2 DE-MOSFET ĐIỀU HÀNH KIỂU TĂNG:

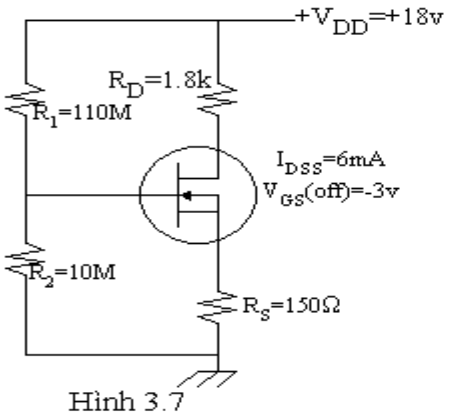
Ta xét ở DE-MOSFET kênh N.

Để điều hành theo kiểu tăng, ta phải phân cực sao cho $V_{GS} > 0$ nên $I_D > I_{DSS}$, do đó ta phải chú ý đến dòng thoát tối đa I_{Dmax} mà DE-MOSFET có thể chịu đựng được.

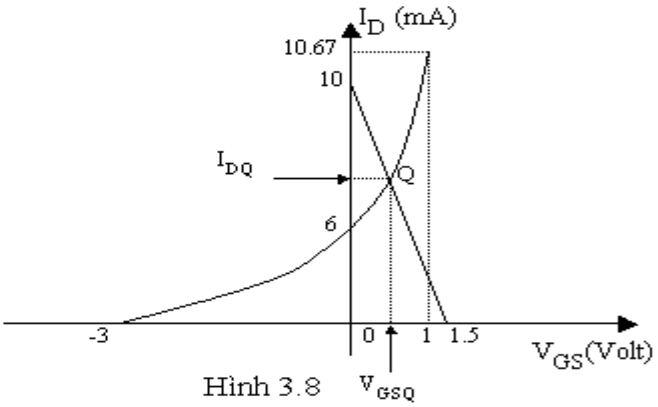
3.2.1 Phân cực bằng cầu chia điện thế:

Đây là dạng mạch phân cực thông dụng nhất. Nên chú ý là do điều hành theo kiểu tăng nên không thể dùng cách phân cực tự động. Các điện trở R_1, R_2 , R_S phải được chọn sao cho $V_G > V_S$ tức $V_{GS} > 0$. Thí dụ ta xem mạch phân cực hình 3.7.

CuuDuongThanCong.com https://fb.com/tailieudientucntt



Hình 3.7



Hình 3.8

- Đặc tuyến truyền được xác định bởi:

$I_{DSS} = 6mA$

$V_{GS}(off) = -3v$

$$\text{Khi } V_{GS} = \frac{1}{2}V_{GS}(off) = -1.5v \Rightarrow I_D = \frac{I_{DSS}}{4} = 1.5mA$$

$$\text{Khi } V_{GS} = 1v > 0 \text{ ta có } I_D = I_{DSS}\left[1 - \frac{V_{GS}}{V_{GS}(off)}\right]^2 = 10.67mA$$

- Đường phân cực được xác định bởi:

$$\text{Với } V_G = \frac{R_2}{R_1 + R_2}.V_{DD} = 1.5v$$

$V_{GS} = V_G - R_S I_D$

Vậy $V_{GS}(off) = 1.5volt - I_D(mA).\ 0,15\ (k\Omega)$

Từ đồ thị hình 3.8 ta suy ra:

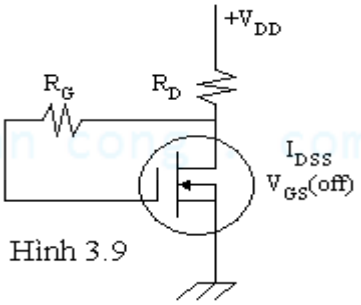
$I_{DQ} = 7.6mA$

$V_{GSQ} = 0.35v$

$V_{DS} = V_{DD} - (R_S + R_D)I_D = 3.18v$

3.2.2 Phân cực bằng mạch hồi tiếp điện thế:

Mạch cơ bản hình 3.9



Hình 3.9

- Đặc tuyến truyền giống như trên.

- Đường phân cực xác định bởi:

$V_{GS} = V_{DS} = V_{DD} - R_D I_D$ (3.11)

trùng với đường thẳng lấy điện.

Vẽ hai đặc tuyến này ta có thể xác định được I_{DQ} và V_{GSQ}

CuuDuongThanCong.com https://fb.com/tailieudientucntt

3.3 MẠCH PHÂN CỰC E-MOSFET:

Do E-MOSFET chỉ phân cực theo kiểu tăng (V_{GS} >0 ở kênh N và V_{GS} <0 ở kênh P), nên người ta thường dùng mạch phân cực bằng cầu chia điện thế hoặc hồi tiếp điện thế.

Ở E-MOSFET kênh N khi V_{GS} còn nhỏ hơn $V_{GS(th)}$ thì dòng thoát I_D =0 mA, khi V_{GS} >$V_{GS(th)}$ thì I_D được xác định bởi:

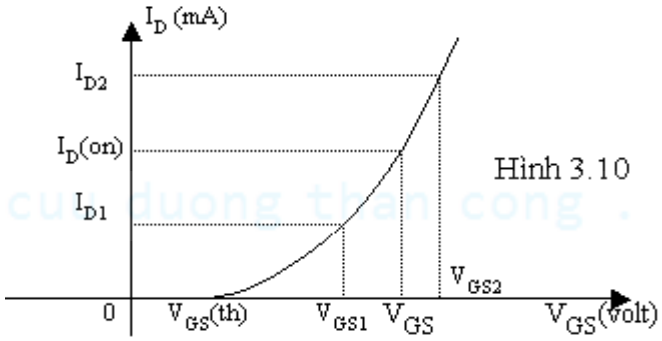
$$I_D = k[V_{GS} - V_{GS}(th)]^2$$

Hệ số k được xác định từ các thông số của nhà sản xuất. Thường nhà sản xuất cho biết $V_{GS(th)}$ và một dòng $I_{D(on)}$ tương ứng với một điện thế $V_{GS(on)}$.

Suy ra:

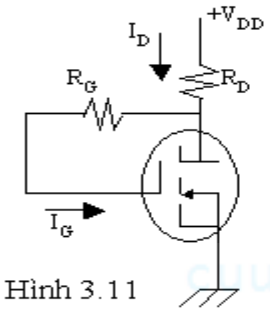
$$k = \frac{I_D(on)}{[V_{GS}(on) - V_{GS}(th)]^2} \qquad (3.12)$$

Để xác định và vẽ đặc tuyến truyền người ta xác định thêm 2 điểm: một điểm ứng với V_{GS} <$V_{GS(on)}$ và một điểm ứng với V_{GS} >$V_{GS(on)}$

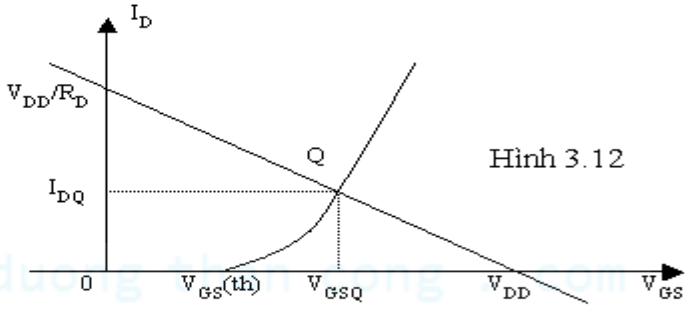


Hình 3.10

3.3.1 Phân cực bằng hồi tiếp điện thế:



Hình 3.11



Hình 3.12

Vì I_G = 0 nên V_D = V_G và V_{GS} = V_{DS}

$$V_{GS} = V_{DS} = V_{DD} - R_D I_D \qquad (3.13)$$

Ta thấy đường phân cực trùng với đường thẳng lấy điện. Giao điểm của đường phân cực và đặc tuyến truyền là điểm điều hành Q.

3.3.2 Phân cực bằng cầu chia điện thế:

Mạch này thông dụng hơn và có dạng như hình 3.13

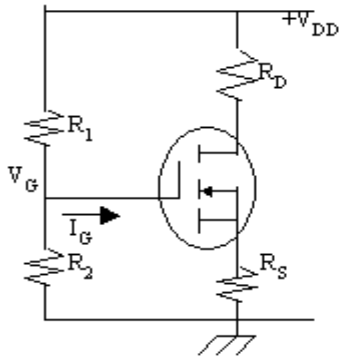
CuuDuongThanCong.com https://fb.com/tailieudientucntt

$$\text{Vì } I_G = 0 \text{ nên } V_G = V_{DD}.\frac{R_2}{R_1+R_2} > 0$$

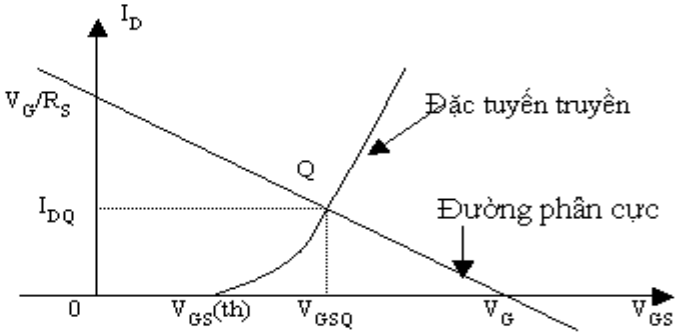
Từ mạch cổng nguồn ta có: $V_G = V_{GS} - R_S I_D$

$$\Rightarrow V_{GS} = V_G - R_S I_D \qquad (3.14)$$

Đây là phương trình đường phân cực.



Hình 3.13



Hình 3.14

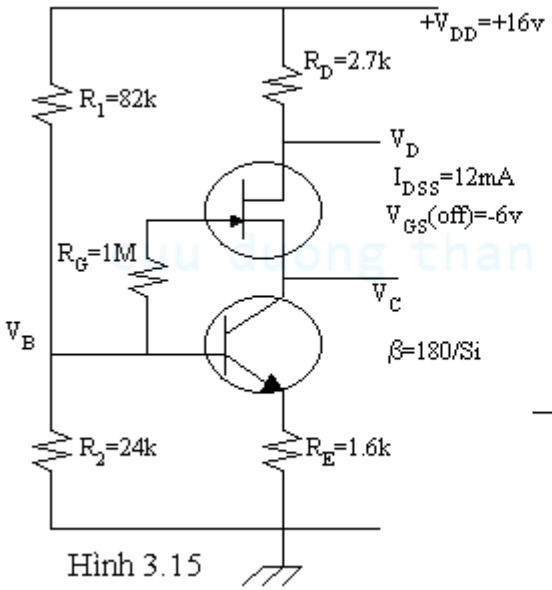
Do điều hành theo kiểu tăng nên ta phải chọn R_1, R_2, R_S sao cho:

$V_{GS} > V_S = R_S I_D$ tức $V_{GS} > 0$

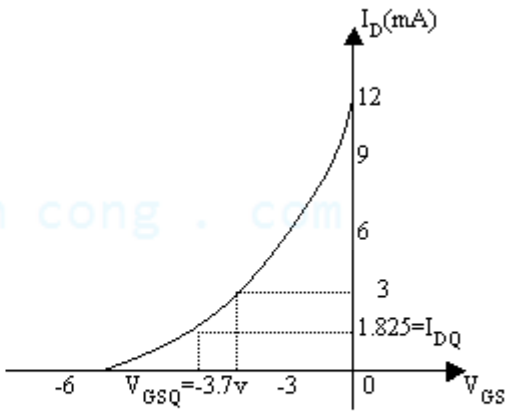
Giao điểm của đặc tuyến truyền và đường phân cực là điểm điều hành Q. Từ đồ thị ta suy ra I_{DQ} và V_{GSQ} và từ đó ta có thể tìm được V_{DS}, V_D, V_S ...

3.4 MẠCH KẾT HỢP BJT VÀ FET:

Để ổn định điểm tĩnh điều hành cho FET, người ta có thể dùng mạch phân cực kết hợp với BJT. BJT ở đây đóng vai trò như một nguồn dòng điện. Mạch phân cực cho BJT thường dùng là mạch cầu chia điện thế hay ổn định cực phát. Thí dụ ta xác định V_D và V_C của mạch hình 3.15.



Hình 3.15



Hình 3.16

CuuDuongThanCong.com https://fb.com/tailieudientucntt

Để ý là: $\beta R_E = 288k > 10R2 = 240k$ nên ta có thể áp dụng phương pháp tính gần đúng:

$$V_B = V_{DD}.\frac{R_2}{R_1+R_2} = 3.62v$$

$$\Rightarrow V_E = V_B - V_{BE} = 2.92v$$

và $$I_E = \frac{V_E}{R_E} = 1.825mA = I_C = I_D = I_S$$

từ đó $V_D = V_{DD} - R_D I_D = 10.07v$

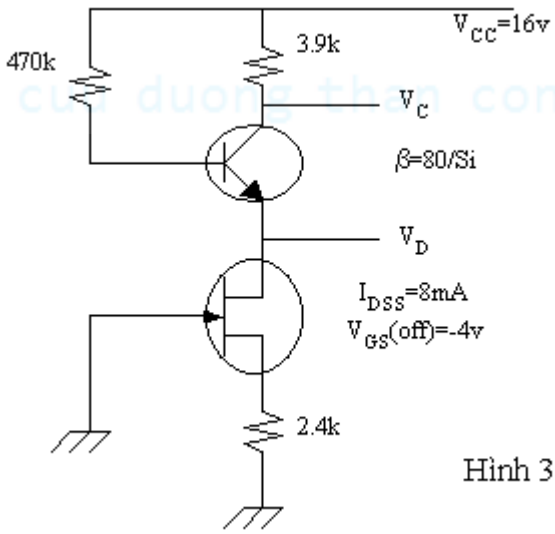
Ngoài ra do $I_G = 0$ nên $V_G = V_B = 3.62v$

$$V_C = V_S = V_G - V_{GS} = V_B - V_{GS}$$

Và $$I_D = I_{DSS}\left[1 - \frac{V_{GS}}{V_{GS}(off)}\right]^2$$

Ta có thể giải phương trình trên để tìm V_{GS}. Đơn giản hơn ta dùng phương pháp đồ thị. Cách vẽ đặc tuyến truyền như ở phần trước. Từ đồ thị ta suy ra: V_{GS}=-3.7volt. Từ đó:

$$V_C = V_B - V_{GS} = 7.32v$$



Hình 3.17

Người ta cũng có thể dùng FET như một nguồn dòng điện để ổn định phân cực cho BJT như ở hình 3.17. Sinh viên thử phân giải để xác định V_C, V_D của mạch.

3.5 THIẾT KẾ MẠCH PHÂN CỰC DÙNG FET:

Công việc thiết kế mạch phân cực dùng FET thật ra không chỉ giới hạn ở các điều kiện phân cực. Tùy theo nhu cầu, một số các điều kiện khác cũng phải được để ý tới, nhất là việc ổn định điểm tĩnh điều hành.

Từ các thông số của linh kiện và dạng mạch phân cực được lựa chọn, dùng các định luật Kirchoff, định luật Ohm... và phương trình Schockley hoặc đặc tuyến truyền, đường phân cực... để xác định các thông số chưa biết.

CuuDuongThanCong.com https://fb.com/tailieudientucntt

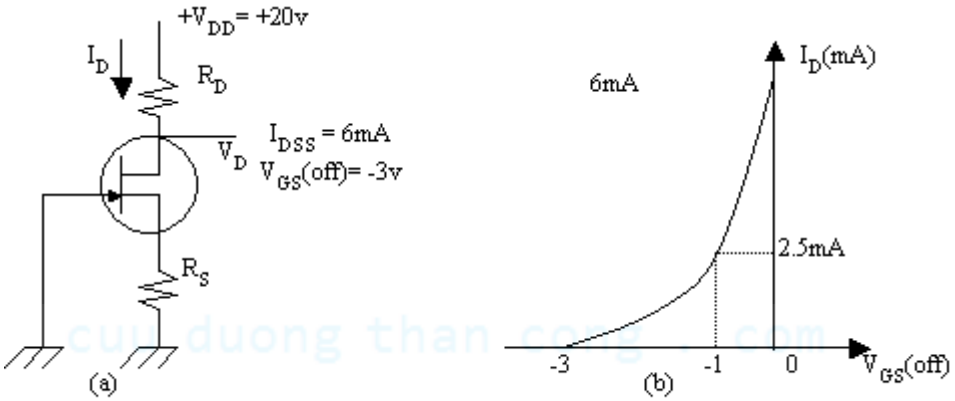
Tổng quát trong thực hành, để thiết kế một mạch phân cực dùng FET, người ta thường chọn điểm điều hành nằm trong vùng hoạt động ổn định. Trị số tốt nhất thường được chọn là $I_D = \frac{I_{DSS}}{2}$ hoặc $V_{GS} = \frac{V_{GS(off)}}{2}$ Ngoài ra, V_{DS} cũng không được vượt quá trị số tối đa mà FET có thể chịu đựng được.

Thí dụ: Trong mạch điện hình 3.18a, chọn I_D = 2.5 mA, V_D = 12v. Dùng FET có I_{DSS} = 6mA, $V_{GS(off)}$ =-3v. Xác định R_D và R_S.

Ta có: $R_D = \frac{V_{DD} - V_D}{I_D} = 3.2K\Omega$, chọn $R_D = 3.3\ k\Omega$ (trị tiêu chuẩn).

Từ đặc tuyến truyền $\Rightarrow$ Khi I_D = 2.5mA thì V_{GS}=-1v.

Vậy: V_{GS}=-$R_S I_D$ (R_S =-V_{GS}/I_D =0.4kΩ (chọn R_S = 390Ω)



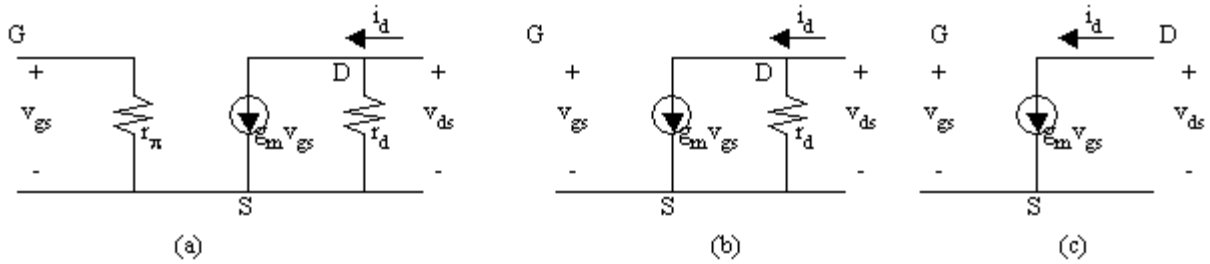
Hình 3.18

3.6 TÍNH KHUẾCH ĐẠI CỦA FET VÀ MẠCH TƯƠNG ĐƯƠNG XOAY CHIỀU TÍN HIỆU NHỎ:

Người ta cũng có thể dùng FET để khuếch đại tín hiệu nhỏ như ở BJT. JFET và DE-MOSFET khi điều hành theo kiểu hiếm có dạng mạch giống nhau. Điểm khác nhau chủ yếu ở JFET và DE-MOSFET là tổng trở vào của DE-MOSFET lớn hơn nhiều (sinh viên xem lại giáo trình linh kiện điện tử). Trong lúc đó ở BJT, sự thay đổi dòng điện ngõ ra (dòng cực thu) được điều khiển bằng dòng điện ngõ vào (dòng cực nền), thì ở FET, sự thay đổi dòng điện ngõ ra (dòng cực thoát) được điều khiển bằng một điện thế nhỏ ở ngõ vào (hiệu thế cổng nguồn V_{GS}). Ở BJT ta có độ lợi dòng điện β thì ở FET có độ truyền dẫn gm.

Với tín hiệu nhỏ, mạch tương đương xoay chiều của FET như hình 3.19a, trong đó r_π là tổng trở vào của FET.

CuuDuongThanCong.com https://fb.com/tailieudientucntt



Hình 3.19

Ở JFET, r_π khoảng hàng chục đến hàng trăm MΩ, trong lúc ở MOSFET thường ở hàng trăm đến hàng ngàn MΩ. Do đó, thực tế người ta có thể bỏ r_π trong mạch tương đương (hình 3.19b).

r_d là tổng trở ra của FET, được định nghĩa:

$$r_d = \left.\frac{\Delta V_{DS}}{\Delta I_D}\right|_{V_{os}}$$ tức tùy thuộc vào điểm điều hành, rd có thể thay đổi từ vài chục kΩ đến vài chục MΩ.

r_d và g_m thường được nhà sản xuất cho biết dưới dạng $r_d=1/y_{os}$; $g_m=y_{fs}$ ở một điểm điều hành nào đó.

Nếu trong mạch thiết kế, R_D (điện trở nối từ cực thoát lên nguồn) không lớn lắm (vài kΩ), ta có thể bỏ r_d trong mạch tương đương (hình 3.19c).

cuu duong than cong . com

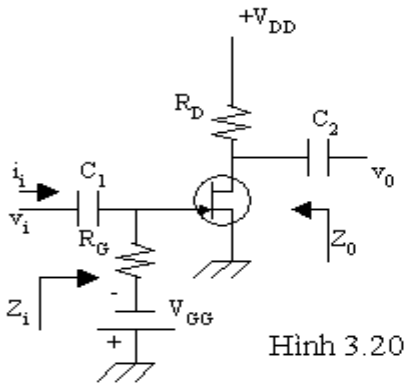
3.7 MẠCH KHUẾCH ĐẠI DÙNG JFET HOẶC DE-MOSFET ĐIỀU HÀNH THEO KIỂU HIẾM:

3.7.1 Mạch cực nguồn chung:

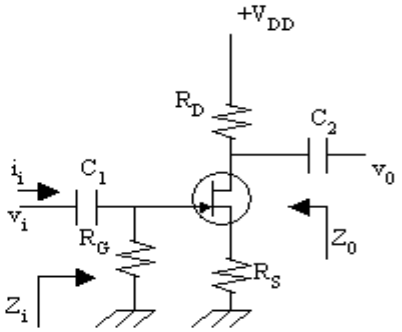
Có thể dùng mạch phân cực cố định (hình 3.20), mạch phân cực tự động (hình 3.21) hoặc mạch phân cực bằng cầu chia điện thế (hình 3.22). Mạch tương đương xoay chiều vẽ ở hình 3.23.

cuu duong than cong . com

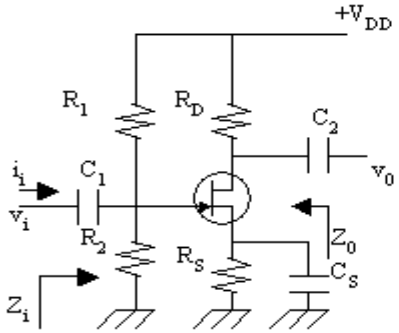
CuuDuongThanCong.com https://fb.com/tailieudientucntt



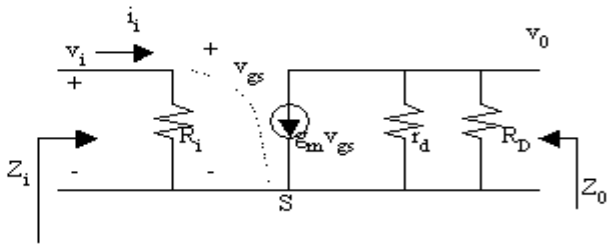
Hình 3.20



Hình 3.21



Hình 3.22



Hình 3.23

Trong đó $R_i=R_G$ ở hình 3.20 và 3.21; $R_i=R_1 // R_2$ ở hình 3.22. Phân giải mạch ta tìm được:

cuu duong than cong . com

- Độ lợi điện thế: $A_v = \frac{v_0}{v_i} = -g_m(R_D // r_d)$ (3.15)

- Tổng trở vào: $Z_i = \frac{v_i}{i_i} = R_i$ (3.16)

- Tổng trở ra: $Z_0 = r_d // R_D$ (3.17)

3.7.2 Độ lợi điện thế của mạch khuếch đại cực nguồn chung với điện trở R_S :

Giả sử ta xem mạch hình 3.24 với mạch tương đương hình 3.25.

cuu duong than cong . com

CuuDuongThanCong.com https://fb.com/tailieudientucntt

Ta có: $i_0 = g_m v_{gs} + \frac{v_0 - v_S}{r_d} = g_m v_{gs} + \frac{-i_0 R_D - i_o R_S}{r_d}$

Vì $v_{gs} = v_i - i_0 R_S$

Nên:

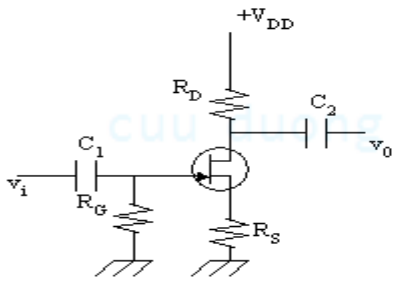
$$i_0 = g_m (v_i - i_0 R_S) + \frac{-i_0 R_D - i_0 R_S}{r_d}$$

$$\Rightarrow i_0 = \frac{g_m v_i}{1 + g_m R_S + \frac{R_D + R_S}{r_d}} = -\frac{v_0}{R_D}$$

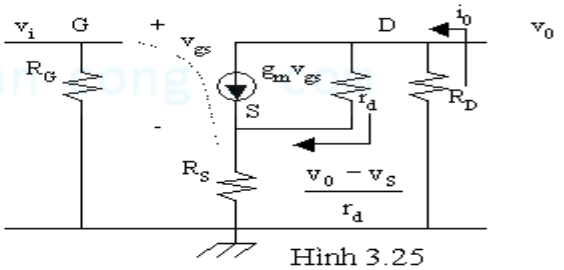
Suy ra: $$A_V = \frac{v_0}{v_i} = -\frac{g_m R_D}{1 + g_m R_S + \frac{R_D + R_S}{r_d}}$$

Nếu ta bỏ r_d trong mạch tương đương:

$$A_V = -\frac{g_m R_D}{1 + g_m R_S} \qquad (3.18)$$



Hình 3.24



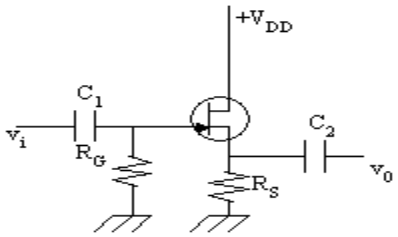
Hình 3.25

3.7.3 Mạch khuếch đại cực thoát chung hay theo nguồn(Common Drain or source follower)

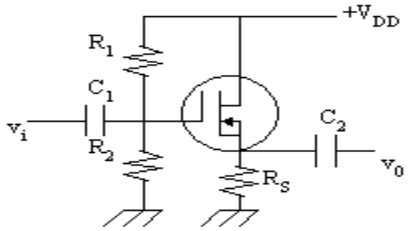
Người ta có thể dùng mạch phân cực tự động hoặc phân cực bằng cầu chia điện thế như hình 3.26 và hình 3.27

cuu duong than cong . com

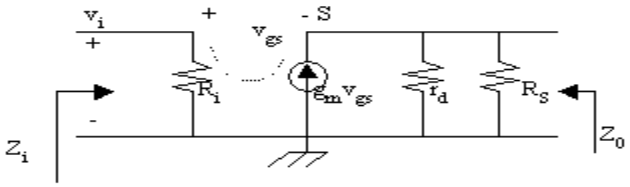
CuuDuongThanCong.com https://fb.com/tailieudientucntt



Hình 3.26



v0Hình 3.27



Hình 3.28

Mạch tương đương xoay chiều được vẽ ở hình 3.28. Trong đó:

R_i=R_G trong hình 3.26 và $R_i = R_1 // R_2$ trong hình 3.27.

- Độ lợi điện thế:

Ta có: $v_0 = (g_m v_{gs})(R_S // r_d)$

$V_{gs} = v_i - v_0$

$$\Rightarrow A_V = \frac{v_0}{v_i} = \frac{g_m (R_S // r_d)}{1 + g_m (R_S // r_d)} < 1 \qquad (3.19)$$

cuu duong than cong . com

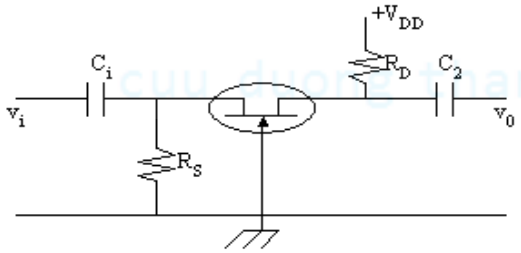
- Tổng trở vào $Z_i = R_i$ (3.20)

- Tổng trở ra: Ta thấy R_S song song với r_d và song song với nguồn dòng điện $g_m v_{gs}$. Nếu ta thay thế nguồn dòng điện này bằng một nguồn điện thế nối tiếp với điện trở $1/g_m$ và đặt nguồn điện thế này bằng 0 trong cách tính Z_0, ta tìm được tổng trở ra của mạch:

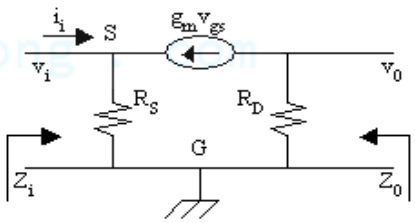
$$Z_0 = R_S // r_d // 1/g_m \qquad (3.21)$$

3.7.4 Mạch khuếch đại cực cổng chung: (Common-gate circuit)

Mạch căn bản và mạch tương đương xoay chiều như hình 3.29a và 3.29b.



Hình 3.29a



Hình 3.29b

CuuDuongThanCong.com https://fb.com/tailieudientucntt

Từ mạch tương đương xoay chiều ta thấy:

$$v_{gs} = -v_i$$

$$v_0 = -g_m v_{gs} R_D = g_m R_D v_i$$

$$\Rightarrow A_v = \frac{v_0}{v_i} = g_m R_D \qquad (3.22)$$

Ngoài ra: $i_i = \frac{v_i}{R_S} - g_m v_{gs} = \frac{v_i}{R_S} + g_m v_i = v_i\left(g_m + \frac{1}{R_S}\right)$

$$\Rightarrow Z_i = \frac{v_i}{i_i} = \frac{R_S}{1+g_m R_S} = R_S // \frac{1}{g_m} \qquad (3.23)$$

Và $Z_0 = R_D$ (3.24)

Nếu đưa r_d vào mạch tương đương thì:

$$A_v = g_m(R_D // r_d)$$

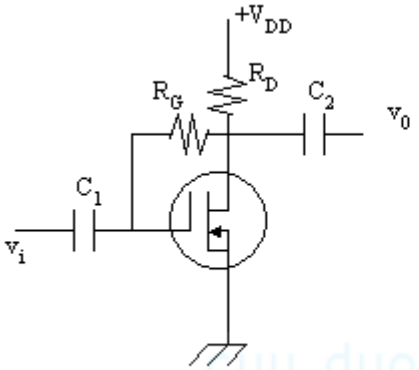
$$Z_i = R_S // \frac{1}{g_m}$$

$$Z_0 = r_d // R_D$$

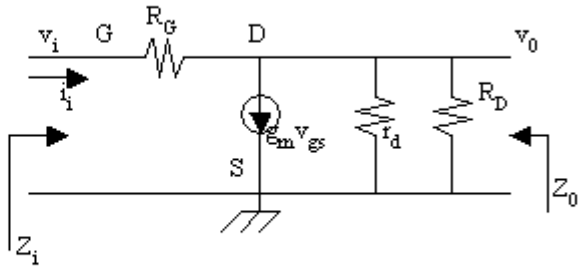
3.8 MẠCH KHUẾCH ĐẠI DÙNG E-MOSFET:

Do E-MOSFET chỉ điều hành theo kiểu tăng, nên thường được phân cực bằng cầu chia điện thế hoặc hồi tiếp điện thế.

Thí dụ: Ta xem mạch hình 3.30a có mạch tương đương xoay chiều hình 3.30b.



Hình3.30a



Hình 3.30b

Độ lợi điện thế: $A_V = \frac{v_0}{v_i}$

Với $v_0 = -\left[\frac{v_0 - v_i}{R_G} + g_m v_{gs}\right][r_d // R_D]$

Vì $v_i = v_{gs}$ nên: $A_v = \frac{v_0}{v_i} = \frac{(1 - g_m R_G)(r_d // R_D)}{R_G + R_D // r_d}$

CuuDuongThanCong.com https://fb.com/tailieudientucntt

Thông thường $g_m R_G >> 1$ nên $A_V = -g_m(R_G // r_d // R_D)$

Nhưng R_G thường rất lớn nên $A_V \neq -g_m(r_d // R_D)$ (3.25)

- Xác định giá trị của g_m:

g_m thường được nhà sản xuất cho biết ở một số điều kiện phân cực đặc biệt, hay có thể được tính từ điểm tĩnh điều hành. Hoặc g_m có thể được tính một cách gần đúng từ công thức: $g_m = 2k[V_{GS} - V_{GS(th)}]$

với k có trị số trung bình khoảng 0.3mA/V2.

- Tổng trở vào:

$$Z_i = \frac{v_i}{i_i}$$

$$i_i = \frac{v_i - v_0}{R_G} = \frac{v_i\left(1 - \frac{v_0}{v_i}\right)}{R_G}$$

$$\Rightarrow Z_i = \frac{R_G}{1 - A_V} = \frac{R_G}{1 + g_m(R_D // r_d)} \qquad (3.26)$$

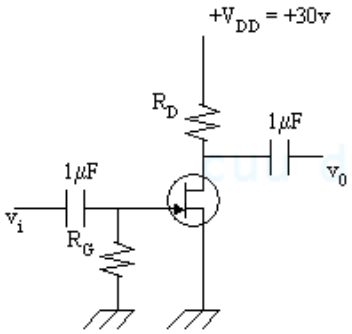
- Tổng trở ra:

$Z_0 = R_D // r_d // R_G$ (3.27)

3.9 THIẾT KẾ MẠCH KHUẾCH ĐẠI DÙNG FET:

Vấn đề thiết kế mạch khuếch đại dùng FET ở đây giới hạn ở chỗ tìm các điều kiện phân cực, các trị số của linh kiện thụ động để có được độ lợi điện thế mong muốn.

Thí dụ: Thiết kế mạch khuếch đại phân cực tự động dùng JFET như hình 3.31 sao cho độ lợi điện thế bằng 10.



Hình 3.31

$I_{DSS} = 10mA$

$V_{GS}(off) = -4v$

$r_d = \infty$

Vì mạch phân cực ở $V_{GS} = 0$ nên:

$$g_m = g_{m0} = -\frac{2I_{DSS}}{V_{GS}(off)} = 5mA/V$$

Và $A_V = \frac{v_0}{v_i} = -g_m.R_D = -10$

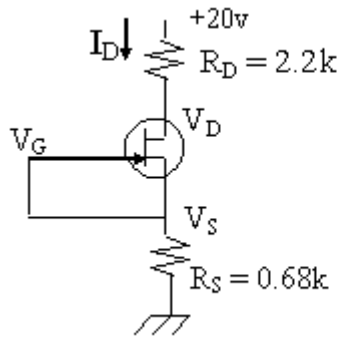
$$\Rightarrow R_D = -\frac{A_V}{g_m} = 2k\Omega$$

CuuDuongThanCong.com https://fb.com/tailieudientucntt

R_G nên chọn khá lớn để không làm giảm tổng trở vào của mạch. Thí dụ ta có thể chọn R_G= 10MΩ.

BÀI TẬP CUỐI CHƯƠNG III

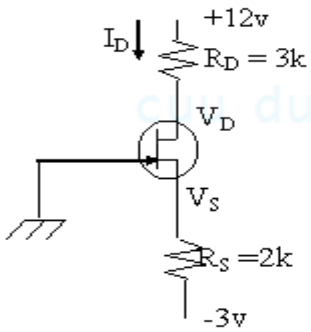
Bài 1: Xác định I_D, V_{DS}, V_D và V_S của mạch hình 3.32



$I_{DSS} = 4.5mA$
$V_{GS}(off) = -5v$

Hình 3.32

Bài 2: Ở mạch hình 3.33, cho V_{DS} = 8v. Xác định I_D, V_D, V_S, V_{GS}.



Hình 3.33

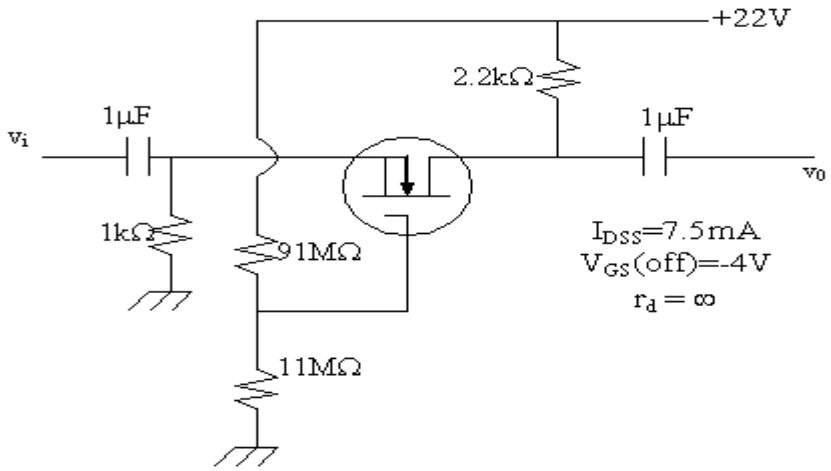
Bài 3: Hãy thiết kế một mạch phân cực tự động dùng JFET có I_{DSS}=8mA; $V_{GS(off)}$=-6v và điểm điều hành Q ở I_{DQ} = 4mA với nguồn cung cấp V_{DD}= +14v. Chọn $R_D = 3R_S$.

Bài 4: Thiết kế một mạch phân cực bằng cầu chia điện thế dùng DE-MOSFET với I_{DSS} = 10mA, $V_{GS(off)}$ = -4v có điểm điều hành Q ở I_{DQ} = 2.5mA và dùng nguồn cấp điện V_{DD}=24v. Chọn V_G=4v và R_D=2.5R_S với R_1=22MΩ.

Bài 5: Tính Z_i, Z_0 và A_V của mạch điện hình 3.34

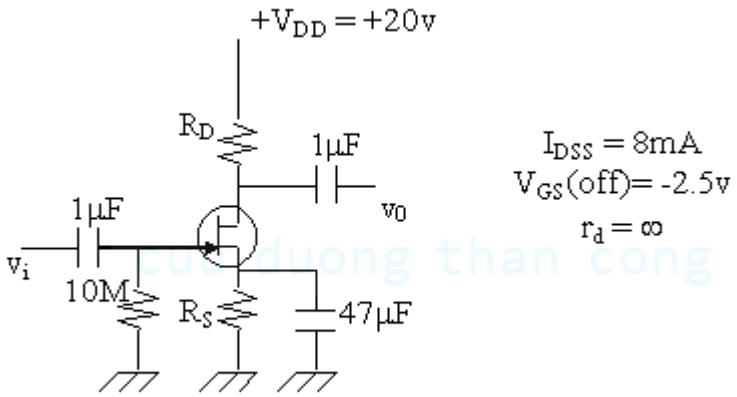
cuu duong than cong . com

CuuDuongThanCong.com https://fb.com/tailieudientucntt



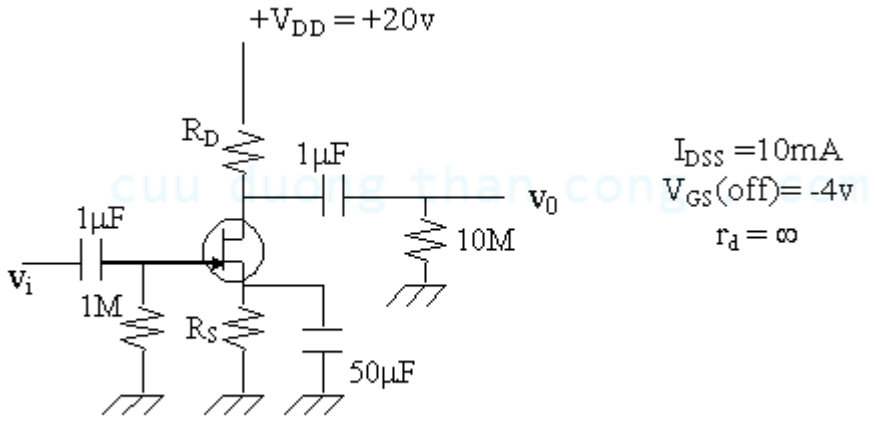
Hình 3.34

Bài 6: Xác định giá trị của R_D và R_S trong mạch điện hình 3.35 khi được phân cực ở $V_{GSQ} = 1/2V_{GS(off)}$ và $V_{DSQ} = 1/2V_{DD}$. Tính độ lợi điện thế trong trường hợp này.



Hình 3.35

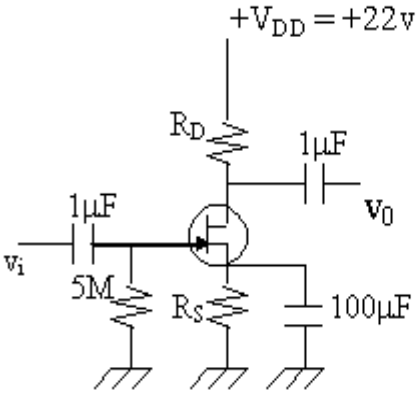
Bài 7: Thiết kế mạch khuếch đại dùng JFET có dạng như hình 3.36, sao cho độ lợi điện thế là 8. Để giới hạn bước thiết kế, cho V_{GSQ} gần trị số tối đa của gm, thí dụ như ở $V_{GS(off)}/4$.



Hình 3.36

Bài 8: Thiết kế mạch khuếch đại dùng JFET có dạng hình 3.37 sao cho độ lợi điện thế bằng 5. Chọn $V_{GSQ}=V_{GS(off)}/4$.

CuuDuongThanCong.com https://fb.com/tailieudientucntt



$I_{DSS} = 12mA$
$V_{GS}(off) = -3v$
$r_d = \infty$

Hình 3.37

cuu duong than cong . com

cuu duong than cong . com

CuuDuongThanCong.com https://fb.com/tailieudientucntt