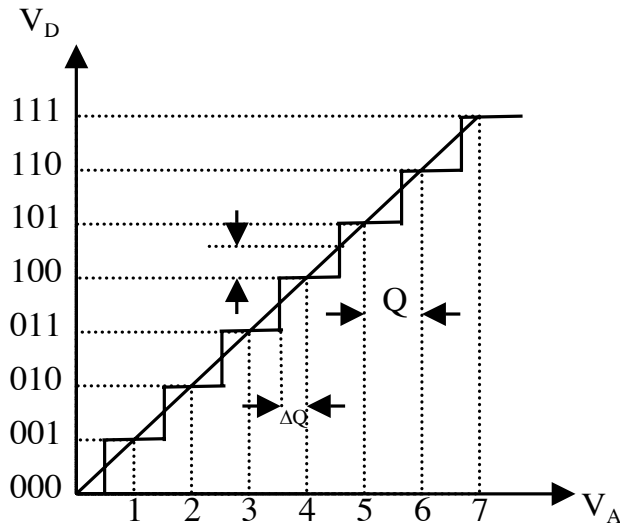


CHƯƠNG 6

CHUYỂN ĐỔI TƯƠNG TỰ - SỐ CHUYỂN ĐỔI SỐ - TƯƠNG TỰ

6.1. Cơ sở lý thuyết

Để phối ghép giữa nguồn tín hiệu có dạng tương tự với các hệ thống xử lý số người ta dùng các mạch chuyển đổi tương tự - số (ADC : Analog-Digital Converter) và các mạch chuyển đổi số - tương tự (DAC : Digital- Analog Converter).



Hình 6.1. Biểu diễn quá trình chuyển đổi tương tự sang số

Hình vẽ (6.1) biểu diễn quá trình biến đổi tín hiệu dạng tương tự sang dạng số.

Tín hiệu tương tự V_A được chuyển thành dạng bậc thang đều. Với 1 phạm vi của giá trị V_A được biểu diễn bởi 1 giá trị đại diện thích hợp.

Chẳng hạn giá trị V_A được chuyển thành dạng bậc thang 7 bậc và ở mỗi bậc, ta gán cho V_A một giá trị rời rạc. Ví dụ khi V_A biến thiên trong một khoảng nhỏ $3,5 \rightarrow 4,5$ ta gán cho nó một giá trị là 100.

Một cách tổng quát, gọi tín hiệu tương tự là $S_A(V_A)$, tín hiệu số là $S_D(V_D)$. S_D được biểu diễn dưới dạng mã nhị phân như sau :

$$S_D = b_{n-1} \cdot 2^{n-1} + b_{n-2} \cdot 2^{n-2} + \dots + b_0 \cdot 2^0$$

Trong đó : $b_k = 0$ hoặc $b_k = 1$ (với $k = 0 \rightarrow k = n - 1$) và được gọi là bit.

+ b_{n-1} : bit có nghĩa lớn nhất (MSB : Most significant bit). Mỗi biến đổi của MSB tương ứng với sự biến đổi nửa dải làm việc.

+ b_0 : bit có nghĩa nhỏ nhất (LSB : Least significant bit). Mỗi biến của LSB tương ứng với sự biến đổi một mức lượng tử. Một mức lượng tử bằng một nấc của hình bậc thang

Ví dụ : với một mạch biến đổi N bit với là N số hạng trong dãy mã nhị phân. (Trong ví dụ trên hình vẽ 6.1 : $N = 3$) thì mỗi nấc trên hình bậc thang chiếm một giá trị.

$$Q = V_{\text{LSB}} = \frac{V_{\text{AM}}}{2^N - 1}$$

V_{AM} : là giá trị cực đại cho phép của điện áp tương tự.

$V_{\text{LSB}} = Q$: gọi là mức lượng tử.

Sai số lượng tử hóa được xác định như sau :

$$\Delta V_Q = \frac{Q}{2}$$

Khi chuyển đổi AD phải thực hiện việc lấy mẫu tín hiệu tương tự. Để đảm bảo khôi phục lại tín hiệu một cách trung thực, tần số lấy mẫu f_M phải thỏa mãn điều kiện :

$$f_M \geq 2 f_{\text{th max}} \cong 2B$$

$f_{\text{th max}}$: tần số cực đại của tín hiệu

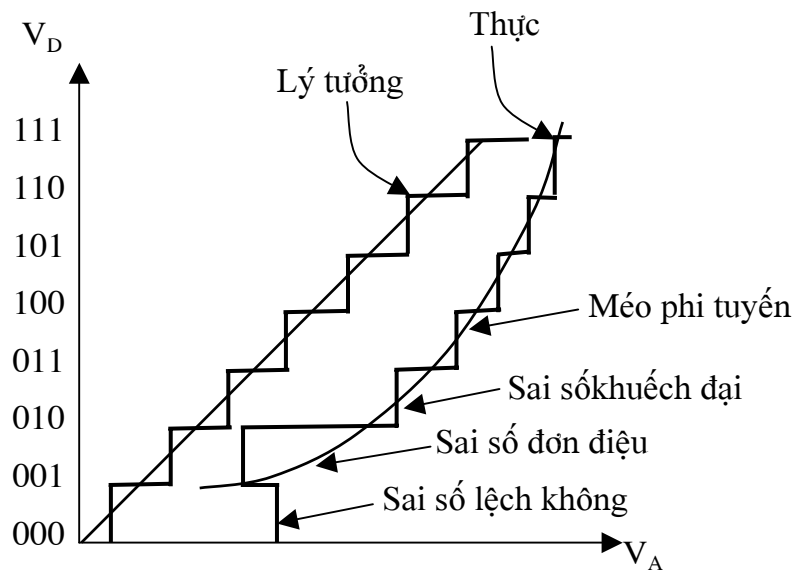
B : dải tần số của tín hiệu.

6.2. Các tham số cơ bản

6.2.1. Giải biến đổi của điện áp tương tự ở đầu vào là khoảng điện áp mà bộ chuyển đổi AD có thể thực hiện chuyển đổi được.

6.2.2. Độ chính xác của bộ chuyển đổi AD

gồm độ phân biệt, méo phi tuyến, sai số khuếch đại, sai số lệch không và sai số đơn điệu.



Hình 6.2. Độ chính xác của chuyển đổi AD

+ Độ phân biệt được đặc trưng bởi số bit N . Giả sử một ADC có số bit ở đầu ra là N → có thể phân biệt được 2^N mức trong dải điện áp vào của nó. Chẳng hạn $N = 12$ → có $2^{12} = 4096$ mức.

Độ phân biệt của một ADC được ký hiệu là Q và được xác định theo biểu thức :

$$Q = V_{\text{LSB}} = \frac{V_{\text{AM}}}{2^N - 1}$$

+ Dựa vào đường đặc tuyến truyền đạt lý tưởng và thực của ADC (hình 6.2) ta thấy :

- Đặc tuyến lý tưởng là một đường bậc thang đều và có độ dốc trung bình là 1.
- Đặc tuyến thực là một đường bậc thang không đều do ảnh hưởng của sai số khuếch đại, của méo phi tuyến, và của sai số đơn điệu.

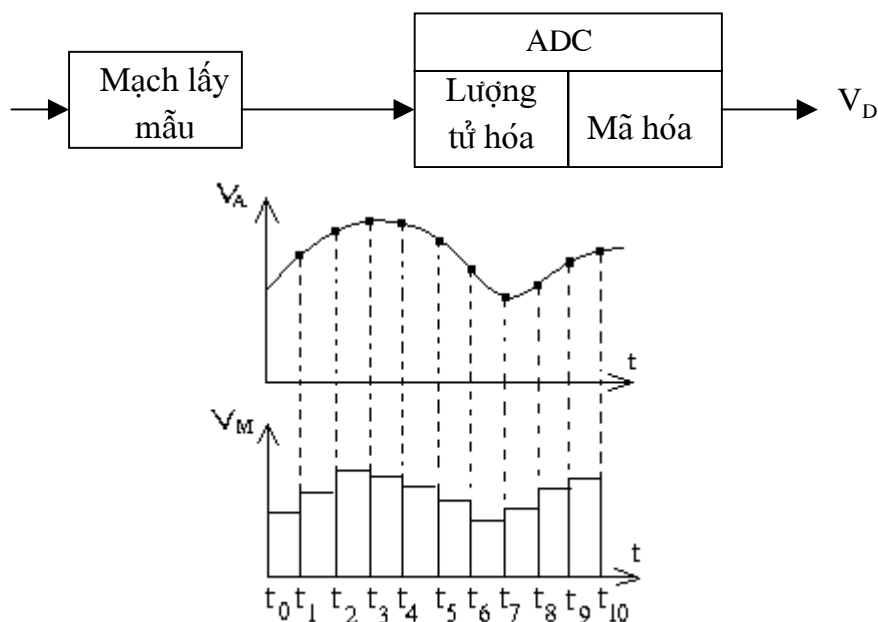
6.2.3. Tốc độ chuyển đổi

Cho biết kết quả chuyển đổi trong 1s, được gọi là tần số chuyển đổi f_c .

Một ADC có tốc độ chuyển đổi cao thì độ chính xác giảm và ngược lại. Nghĩa là yêu cầu về độ chính xác và tốc độ chuyển đổi mâu thuẫn với nhau. Tùy theo yêu cầu sử dụng, phải tìm cách dung hòa các yêu cầu đó một cách hợp lý nhất.

6.3. Nguyên tắc làm việc của ADC

Nguyên tắc làm việc của ADC được minh họa theo sơ đồ :



Hình 6.3 Đồ thị thời gian của điện áp vào và ra mạch lấy mẫu

Trước hết tín hiệu tương tự V_A được đưa đến mạch lấy mẫu. Mạch này có 2 nhiệm vụ:

- Lấy mẫu tín hiệu tương tự tại những thời điểm khác nhau và cách đều nhau (rời rạc hóa tín hiệu về mặt thời gian).

- Giữ cho biên độ điện áp tại các thời điểm lấy mẫu không đổi trong quá trình chuyển đổi tiếp theo (tức là trong quá trình lượng tử hóa và mã hóa).

Tín hiệu ra của mạch lấy mẫu được đưa đến mạch lượng tử hóa để thực hiện làm tròn với độ chính xác bằng $\pm Q/2$.

Vậy quá trình lượng tử hóa thực chất là quá trình làm tròn số. Lượng tử hóa được thực hiện theo nguyên tắc so sánh, tín hiệu cần chuyển đổi được so sánh với một loạt các đơn vị chuẩn Q .

Sau mạch lượng tử hóa là mạch mã hóa. Trong mạch mã hóa, kết quả lượng tử hóa được sắp xếp lại theo một trật tự nhất định phụ thuộc vào loại mã yêu cầu trên đầu ra bộ chuyển đổi.

Phép lượng tử hóa và mã hóa gọi chung là phép biến đổi AD.

6.4. Các phương pháp chuyển đổi tương tự - số

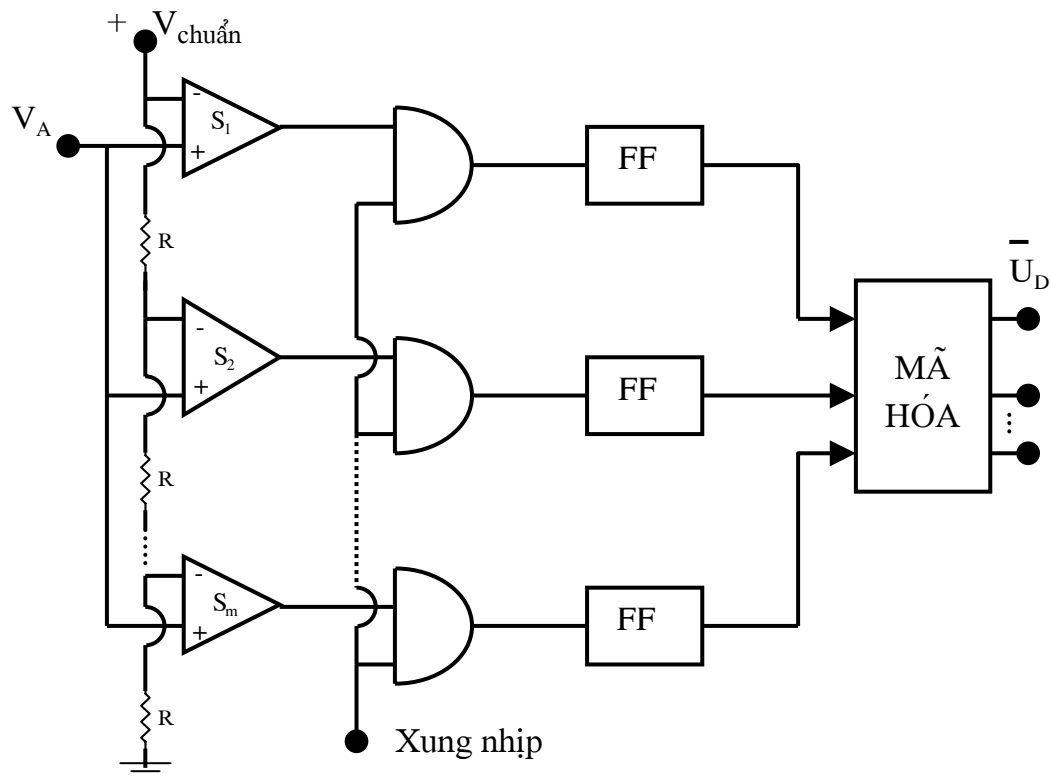
Phân loại : có nhiều cách phân loại ADC. Cách phân loại hay dùng hơn cả là phân loại theo quá trình chuyển đổi về mặt thời gian. Nó cho phép phán đoán một cách tổng quát tốc độ chuyển đổi. Có 3 phương pháp chuyển đổi sau :

- + Chuyển đổi song song : Tín hiệu tương tự được so sánh cùng một lúc với nhiều giá trị chuẩn. Do đó tất cả các bit được xác định đồng thời và đưa đến đầu ra.

- + Chuyển đổi nối tiếp theo mã đếm : Quá trình so sánh được thực hiện từng bước theo quy luật mã đếm. Kết quả chuyển đổi được xác định bằng cách đếm số lượng giá trị chuẩn có thể chứa được trong giá trị tín hiệu tương tự cần chuyển đổi.

- + Chuyển đổi song song- nối tiếp kết hợp : Qua mỗi bước so sánh có thể xác định được tối thiểu 2 bit đồng thời.

6.4.1. Chuyển đổi AD theo phương pháp song song



Hình 6.4: Sơ đồ nguyên lý bộ chuyển đổi AD theo phương pháp song song

Tín hiệu tương tự V_A được đưa đồng thời đến các bộ so sánh từ S_1 đến S_m . Ở đầu vào thứ hai, điện áp chuẩn U_{ch} đưa vào qua thang điện trở R (hình 12). Do đó, điện áp chuẩn đặt vào các bộ so sánh kề nhau sẽ khác nhau một lượng không đổi từ S_1 đến S_m . Đầu ra của các bộ so sánh có điện áp vào lớn hơn điện áp chuẩn lấy trên thang điện trở có mức logic 1, các đầu còn lại ở mức logic 0. Tất cả các đầu ra được nối với một đầu vào của các cổng AND. Đầu kia của cổng AND nối với mạch tạo xung nhịp. Chỉ khi có xung nhịp thì các xung trên đầu ra bộ so sánh mới được đưa vào mạch Flip-flop. Như vậy cứ sau một khoảng thời gian bằng một chu kỳ xung nhịp lại có một tín hiệu được biến đổi đưa đến đầu ra. Xung nhịp đảm bảo cho quá trình so sánh kết thúc mới đưa tín hiệu vào bộ nhớ.

Để đảm bảo mạch hoạt động ổn định, quá trình mã hóa ở bộ mã hóa phải kết thúc trước khi có một chu kỳ xung nhịp mới.

Mạch này có ưu điểm là tốc độ chuyển đổi nhanh (các bit tạo ra đồng thời), sai số biến đổi thấp, có thể tạo ra dạng mã theo ý muốn. Tuy nhiên, nó có kết cấu phức tạp do

có số linh kiện lớn. Nên việc ứng dụng chỉ có giới hạn với chuyển đổi AD có số bit nhỏ và tốc độ cao.

V_A	1	2	3	4	5	6	7	Nhị phân
$0 < V_A < 1$	0	0	0	0	0	0	0	0 0 0
$1 < V_A < 2$	1	0	0	0	0	0	0	0 0 1
$2 < V_A < 3$	1	1	0	0	0	0	0	0 1 0
$3 < V_A < 4$	1	1	1	0	0	0	0	0 1 1
$4 < V_A < 5$	1	1	1	1	0	0	0	1 0 0
$5 < V_A < 6$	1	1	1	1	1	0	0	1 0 1
$6 < V_A < 7$	1	1	1	1	1	1	0	1 1 0
$7 = V_A$	1	1	1	1	1	1	1	1 1 1

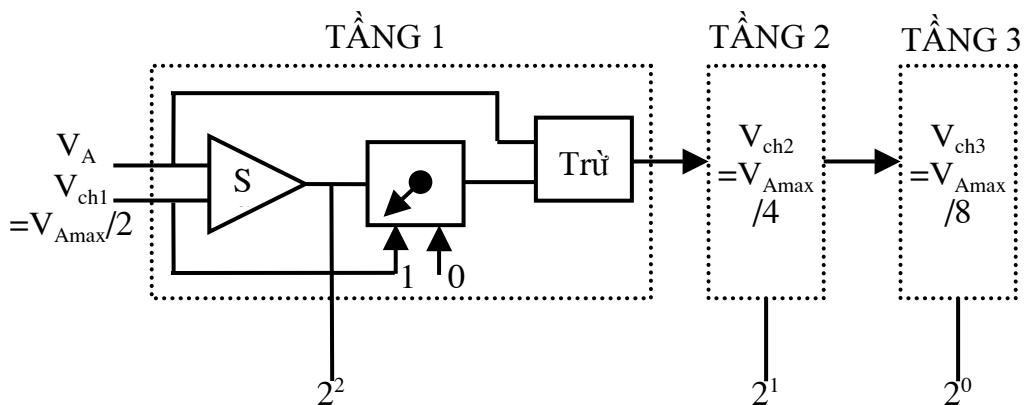
- Ưu điểm :

Tốc độ biến đổi nhanh, sai số biến đổi thấp và có thể tạo ra dạng mã theo ý muốn.

- Nhược điểm :

- Kết cấu mạch phức tạp với số linh kiện khá lớn.
- Phương pháp này chỉ dùng trong các ADC yêu cầu số bit N nhỏ và tốc độ chuyển đổi cao.

6.4.2 Phương pháp chuyển đổi nối tiếp theo mã nhị phân



Hình 6.5. Bộ chuyển đổi AD nối tiếp theo mã nhị phân

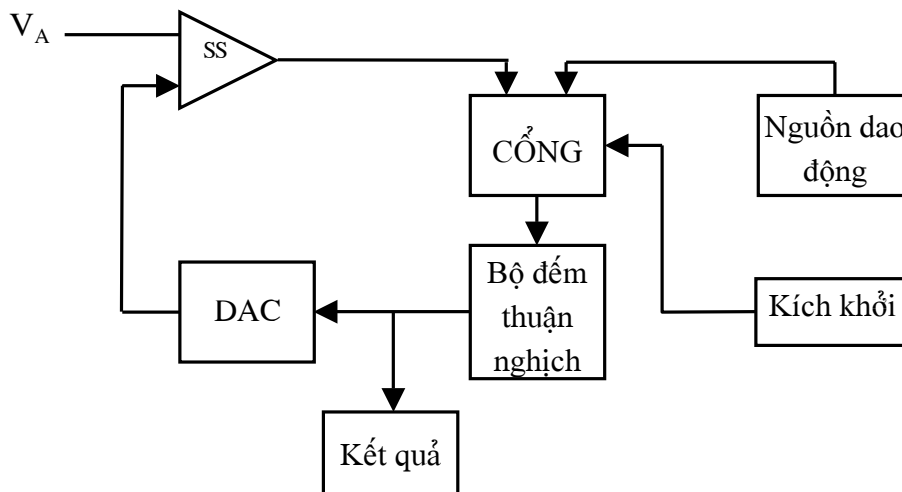
Mỗi tầng bao gồm một bộ so sánh, một khóa điều khiển và một mạch trừ.

Một đầu vào của các bộ so sánh là mức điện áp ngưỡng. Mức điện áp ngưỡng lớn nhất là $\frac{V_{A\max}}{2}$ ở tầng đầu tiên và tương đương với bit lớn nhất. Ở những tầng sau, điện áp ngưỡng sẽ là : $\frac{V_{A\max}}{4}, \frac{V_{A\max}}{8}$ tùy theo số tầng sử dụng trong mạch.

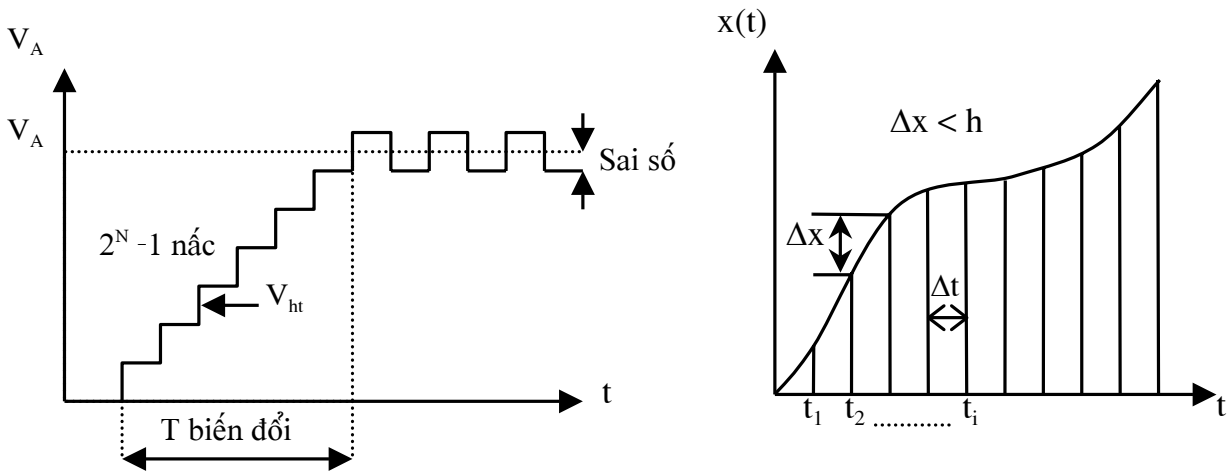
Mạch chuyển đổi theo phương pháp này có số tầng bằng số bit cần xác định. Mỗi tầng cho ra một bit. Giả sử tín hiệu vào biến thiên trong phạm vi $0 \div V_{A\max}$. Tín hiệu vào sẽ được so sánh với điện áp chuẩn $V_{ch1} = \frac{V_{A\max}}{2}$. Nếu $V_A > \frac{V_{A\max}}{2}$ thì ngõ ra của bộ so sánh (SS) sẽ cho ra mức logic 1 và lúc này khóa K sẽ được nối tới mức điện áp chuẩn V_{ch1} để mạch trừ tín hiệu. Khối trừ sẽ được thực hiện lấy $V_A = \frac{V_{A\max}}{2} (V_A - V_{ch1})$. Kết quả của phép trừ sẽ được tiếp tục đưa vào so sánh ở tầng 2 với $V_{ch2} = \frac{V_{A\max}}{4}$. Ngược lại nếu $V_A < V_{ch1}$ thì khóa K sẽ nối tới mức điện thế 0 và nhờ vậy toàn bộ tín hiệu V_A sẽ được so sánh tiếp ở tầng sau.

Ở đây mạch thực hiện phương pháp biến đổi tuần tự nên tiến độ biến đổi giảm đáng kể khi tăng số tầng. Vì vậy ở phương pháp này, người ta thường giới hạn số tầng là 4.

6.4.3 Chuyển đổi AD nối tiếp dùng vòng hồi tiếp



Hình 6.6. Sơ đồ chuyển đổi AD nối tiếp dùng vòng hồi tiếp



Hình 6.5. Đồ thị thời gian biểu diễn quá trình AD

Khi đưa xung kích khởi vào thì cổng được mở và bộ đếm hoạt động đếm xung từ nguồn dao động. Nội dung của bộ đếm sẽ được đưa đến bộ biến đổi AD (ADC để biến đổi thành điện áp hồi tiếp V_{ht} . V_{ht} luôn luôn được so sánh với tín hiệu vào V_A . quá trình biến đổi sẽ diễn ra cho đến khi tín hiệu hồi tiếp cân bằng với tín hiệu vào và làm đổi trạng thái bộ so sánh. Bộ đếm là bộ đếm thuận nghịch. Mỗi khi $V_A < V_{ht}$ thì sẽ đếm xuống. Vì vậy khi kết thúc thời gian biến đổi thì tín hiệu hồi tiếp sẽ luôn luôn dao động xung quanh giá trị điện áp vào V_A . từ bộ đếm người ta lấy ra kết quả của phép biến đổi AD này.

Vậy ở phương pháp này thời gian biến đổi (T biến đổi) là một đại lượng thay đổi và phụ thuộc vào trị số của tín hiệu vào V_A . thời gian biến đổi lớn nhất $T_{\text{Biến đổi max}}$ tương ứng với $V_{A \text{ max}}$. nếu bộ đếm có N bit, chu kỳ nguồn dao động là Δt thì :

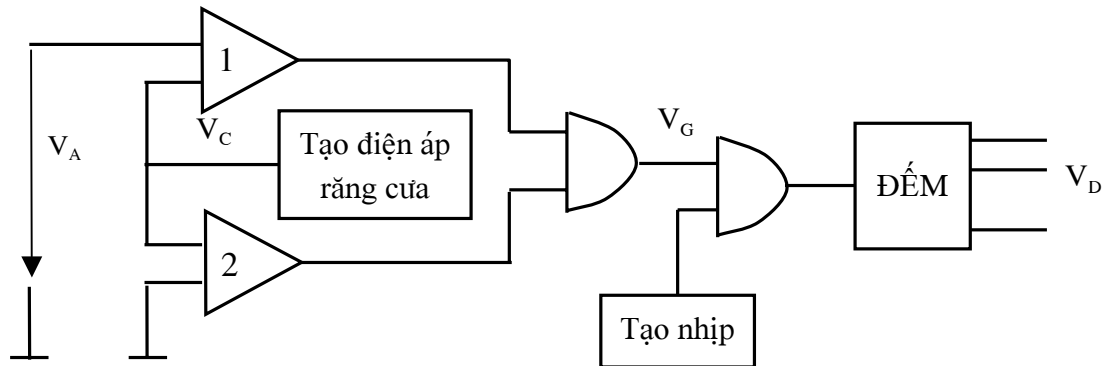
$$T_{\text{Biến đổi}} = (2^N - 1) \Delta t$$

Sai số tĩnh của phép biến đổi chủ yếu phụ thuộc vào sai số của bộ DAC và của bộ so sánh.

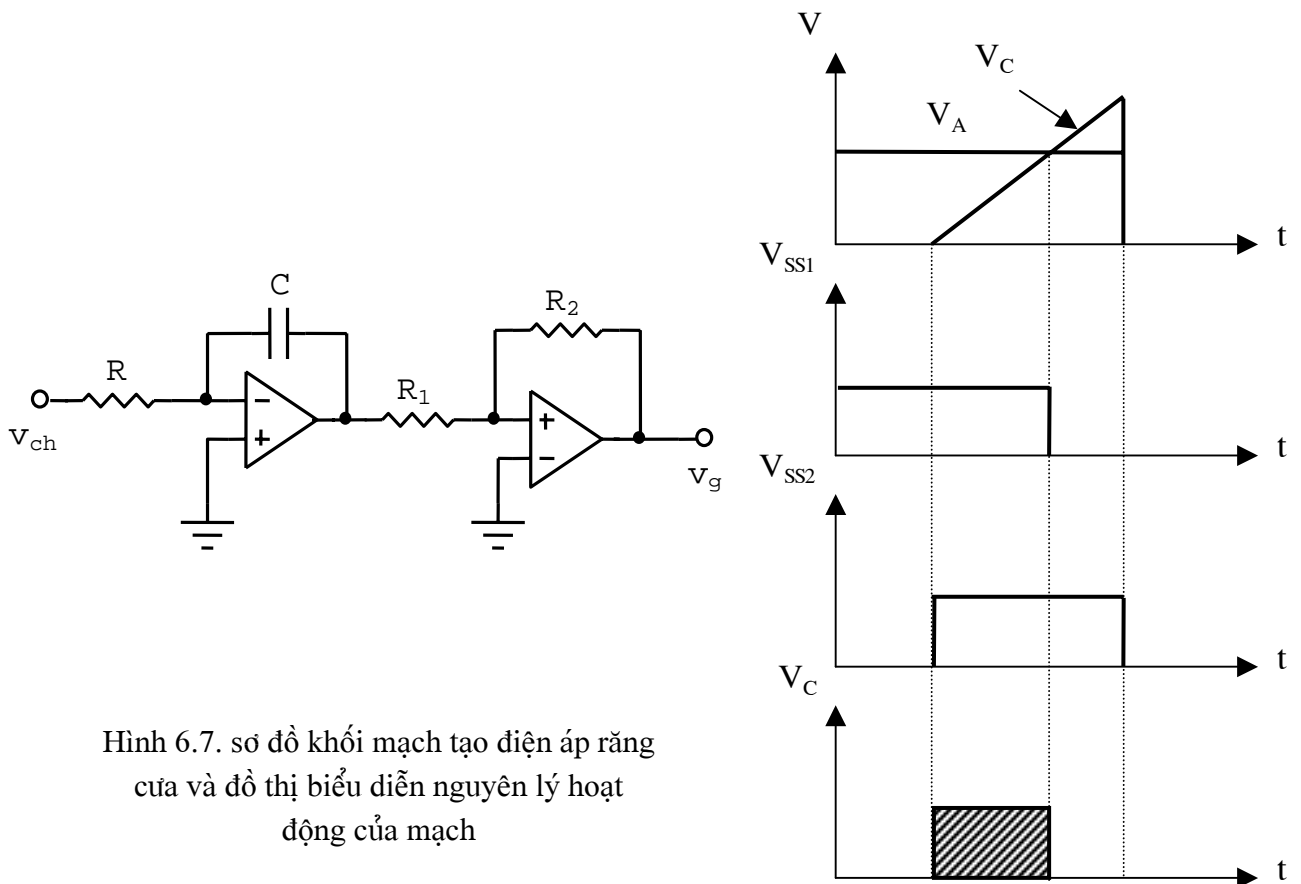
Khi mạch hoạt động không có block chọn nhớ (Sample and Hold) thì sai số động phụ thuộc chủ yếu vào thời gian biến đổi. Mà thời gian biến đổi lại phụ thuộc vào V_A nên trong trường hợp này sai số không tuyến tính.

Vậy nếu không sử dụng block chọn nhớ thì phương pháp này chỉ thích hợp với các tín hiệu một chiều hay các tín hiệu có tần số thấp, biến thiên chậm.

6.4.4 Chuyển đổi AD theo phương pháp đếm đơn giản



Hình 6.6. Bộ chuyển đổi AD theo phương pháp đếm đơn giản



Hình 6.7. sơ đồ khối mạch tạo điện áp rã
cửa và đồ thị biểu diễn nguyên lý hoạt
động của mạch

Điện áp vào V_A được so sánh với điện áp chuẩn dạng răng cưa V_c nhờ bộ so sánh SS_1 .

$$\text{Khi } V_A > V_c \rightarrow V_{SS} = 1$$

$$\text{Khi } V_A < V_c \rightarrow V_{SS} = 0$$

Bộ so sánh 2 (SS_2) so sánh điện áp răng cưa V_c với mức 0 (đất). Sau đó V_{SS1} và V_{SS2} được đưa đến mạch AND.

Xung ra V_G có độ rộng tỷ lệ với độ lớn của điện áp vào V_A với giả thiết xung răng cưa V_c có độ dốc không đổi.

Mạch AND thứ hai chỉ cho ra các xung nhịp trong thời gian tồn tại xung V_G nghĩa là trong thời gian mà $0 < V_A < V_c$. mạch đếm đầu ra sẽ đếm số xung nhịp đó. Số xung này tỷ lệ với độ lớn của V_A . Bộ tạo xung răng cưa thực chất là mạch tích phân.

Dùng điện áp chuẩn một chiều V_{ch} để nạp cho tụ điện C qua điện trở R.

Ta có điện áp ra :

$$V'_C = - \frac{1}{R_C} \int_0^t V_{ch} dt = \frac{V_{ch}}{R_C} \int_0^t dt = \frac{-V_{ch}}{R_C} . t$$

$$V_C = \frac{R_1}{R_1} V'_C = \frac{V_{ch}}{R_C t} = | a | t$$

Giả sử tại $t = t_m$ thì $V_C = V_A$, ta có :

$$V_A = \frac{V_{ch}}{R_C} t_M \Rightarrow t_M = \frac{V_A}{V_{ch}} . R . C$$

Gọi Z là số xung nhịp đếm được trong thời gian $t_M \Rightarrow Z = f_n . t_M$

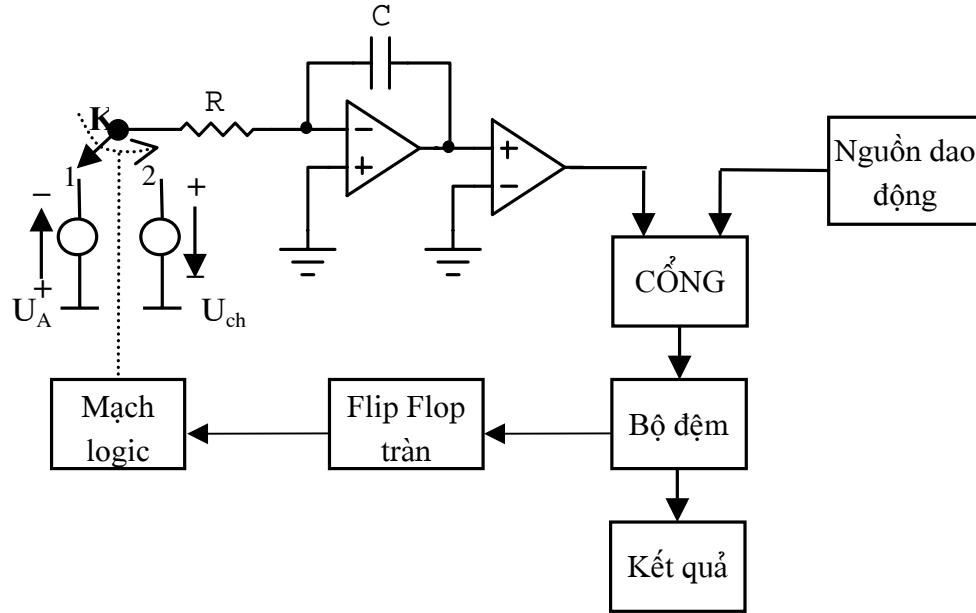
Với f_n : tần số xung nhịp

$$\Rightarrow Z = f_n . \frac{V_A}{V_{ch}} . R . C \quad (*)$$

Từ (*) \Rightarrow a) Z tỉ lệ với V_A

b) Muốn giảm sai số cho phép biến đổi thì phải chọn R, C loại tốt, tần số xung nhịp f_n phải lớn, và V_{ch} phải ổn định

6.4.5 Chuyển đổi AD theo phương pháp tích phân hai sườn dốc



Hình 6.8. Bộ chuyển đổi AD theo phương pháp tích phân 2 sườn dốc

Gọi :

t_1 : thời gian đếm ứng với số xung làm bộ đếm bị tràn.

t_2 : thời gian tích điện áp chuẩn V_{ch}

V_C : điện áp răng cưa ở đầu ra của bộ tích phân.

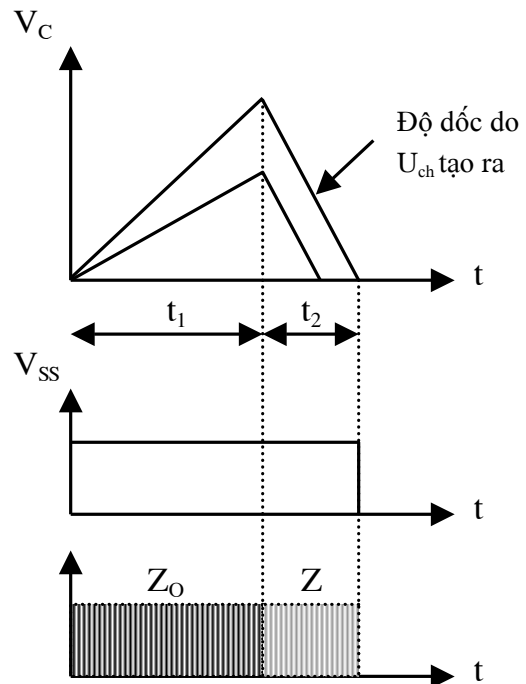
V_{SS} : điện áp ra của bộ so sánh

Z : số xung đếm được.

Z_0 : số xung trong thời gian t_0

V_{ch} : điện áp chuẩn có cực tính như hình vẽ

V_A : điện áp vào (cực tính như hình vẽ)



Hình 6.9. Đồ thị biểu diễn nguyên lý hoạt động của mạch

- Hoạt động của mạch :

Ở trạng thái đầu tiên, khóa K luôn đặt ở vị trí 1. Mạch tích phân sẽ tích phân V_A , trong khi đó bộ đếm sẽ đếm xung từ nguồn dao động chuẩn tần số f_n . V_A được tích phân trong thời gian t_1 cho đến khi bộ đếm bị tràn (thời điểm t_1). Lúc này mạch logic sẽ điều khiển

chuyển khóa K sang vị trí 2 và mạch tích phân sẽ tiếp tục tích phân V_{ch} nhưng với chiều ngược lại vì V_{ch} có cực tính ngược cực tính V_A . Khi tín hiệu ra của bộ tích phân V_C giảm xuống bằng 0 thì mạch so sánh sẽ đóng cổng. Nội dung ghi trong bộ đếm là kết quả biến đổi. Nó tỉ lệ với thời gian tích phân điện áp chuẩn t_2 .

- Điện áp nạp cho tụ C trong thời gian t_1 nhờ mạch tích phân V_A .

$$V_{Ct1} = \frac{V_A}{R_C} t_1 \quad (1)$$

- Điện áp nạp cho tụ C trong thời gian t_2 theo chiều ngược lại nhờ V_A .

$$V_{Ct2} = - \frac{V_{ch}}{R_C} t_2 \quad (2)$$

Trong thời gian t_2 điện áp trên tụ giảm xuống bằng 0 :

$$\Rightarrow |V_{Ct1}| = |V_{Ct2}|$$

$$\Rightarrow \frac{V_A}{R_C} t_1 = \frac{V_{ch}}{R_C} t_2$$

$$\Rightarrow t_2 = \frac{V_A}{V_{ch}} \cdot t_1$$

Số xung Z_o đếm được trong thời gian t_1 :

$$Z_o = t_1 \cdot f_n \Rightarrow t_1 = \frac{Z_o}{f_n}$$

f_n : tần số của dao động chuẩn

Do đó số xung đếm được của bộ đếm nhờ bộ đếm và đưa ra kết quả trong thời gian t_2 :

$$Z = t_2 \cdot f_n = \frac{V_A}{V_{ch}} \cdot t_1 \cdot f_n = \frac{V_A}{V_{ch}} \cdot \frac{Z_o}{f_n} \cdot f_n = \frac{V_A}{V_{ch}} \cdot Z_o$$

Vậy nội dung trong bộ đếm tỷ lệ với điện áp vào V_A cần chuyển đổi.

Ưu điểm : trong biểu thức $Z = \frac{V_A}{V_{ch}} \cdot Z_o$ không có tham số R_C của mạch và cũng không

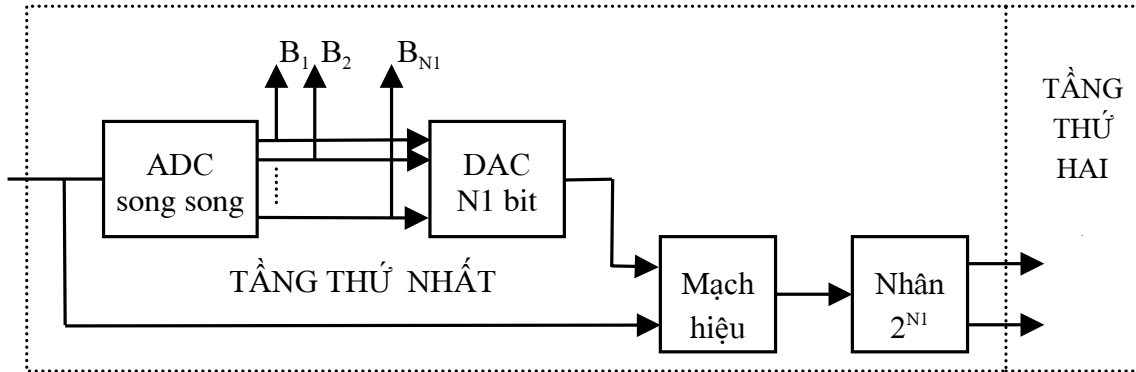
phụ thuộc vào xung dao động chuẩn f_n như trong phương pháp đếm đơn giản vì vậy kết

quả chuyển đổi khá chính xác và để tăng độ chính xác không cần tăng f_n cao. Tuy nhiên f_n phải có độ ổn định cao, trong cả thời gian t_1 và t_2 f_n đều không đổi.

Sai số tĩnh do tính không ổn định của V_{ch} , f_n , bộ tích phân và bộ so sánh.

Hiện nay người ta còn thể hiện phương pháp tích phân 3,4 độ dốc.

6.4.6 Chuyển đổi AD theo phương pháp song song - nối tiếp kết hợp



Hình 6.10. Bộ chuyển đổi AD theo phương pháp song song nối tiếp kết hợp

Đây là sự kết hợp phương pháp song song và phương pháp nối tiếp nhằm dung hòa ưu khuyết điểm của hai phương pháp này : giảm bớt độ phức tạp của phương pháp song song và tăng tốc độ chuyển đổi so với phương pháp nối tiếp.

Cũng có thể gọi đây là phương pháp phân đoạn từng nhóm bit, với số bit trong mỗi nhóm $N \geq 2$.

Bộ chuyển đổi ADC đầu tiên là bộ chuyển đổi song song N_1 bit với $N_1 \geq 2$. Trong bước so sánh thứ nhất \rightarrow xác định được N_1 bit. Từ $B_1 \rightarrow B_{N_1}$. Để chuyển đổi N bit, phải dùng l tầng với $l = \frac{N}{N_1}$. Mỗi tầng dùng $2^{N_1} - 1$ bộ so sánh. Như vậy để chuyển đổi N bit

phải dùng : $l(2^{N_1} - 1) = \frac{N}{N_1}(2^{N_1} - 1)$ bộ so sánh.

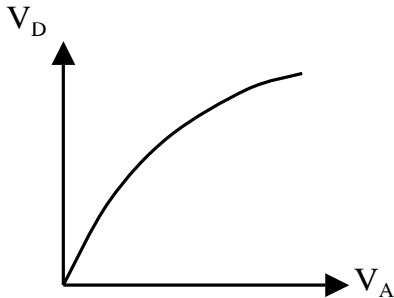
Ví dụ $N = 9$; $N_1 = 3$

Phương pháp song song-nối tiếp kết hợp : số bộ SS : $l(2^{N_1-1}) = \frac{N}{N_1}(2^{N_1-1}) = 3 \cdot 7 = 21$

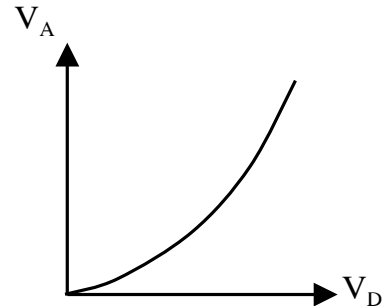
Phương pháp song song : số bộ SS : $(2^N - 1) = (2^9 - 1) = 512 - 1 = 511$

6.4.7 Chuyển đổi AD phi tuyến

Từ biểu thức sai số lượng tử hóa : $\Delta V_Q = \frac{1}{2}Q$ ta nhận thấy : sai số tuyệt đối của một chuyển đổi AD không đổi, còn sai số tương đối của nó tăng lên khi biên độ tín hiệu vào giảm. Muốn cho sai số tương đối không đổi trong toàn dải biến đổi điện áp vào thì đường đặc tính truyền đạt của bộ biến đổi phải có dạng loga sao cho tỉ số tín hiệu trên tạp âm thay đổi trong dải biến đổi của điện áp vào.



Hình 6.11. Đặc tính biến đổi phi tuyến của ADC



Hình 6.12. Đặc tính biến đổi phi tuyến của DAC

Ưu điểm của phương pháp này là làm át được tạp âm kể cả khi tín hiệu vào nhỏ và lớn, cho phép tăng dung lượng của kênh thoại do giảm được số bit với cùng chất lượng thông tin như khi lượng tử hóa tuyến tính.

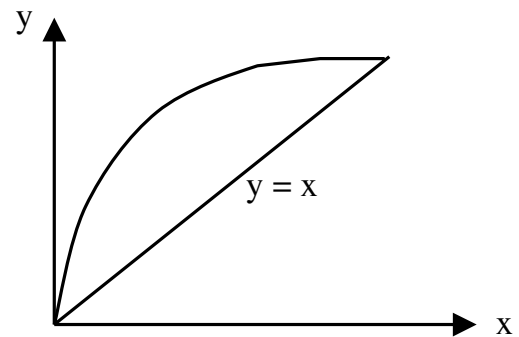
Để thu lại tín hiệu trung thực như ban đầu, bộ biến đổi DA phải có cấu tạo sao cho đường đặc tính biến đổi ngược của nó có dạng hàm mũ như hình vẽ ở trên.

Đặc tuyến biến đổi AD thường là hàm số :

$$y = \frac{I_n(1 + \mu x)}{I_n(1 + \mu)} \quad \text{với } x = \frac{V_A}{V_{A \max}}$$

$$y = \frac{V_D}{V_{D \max}}$$

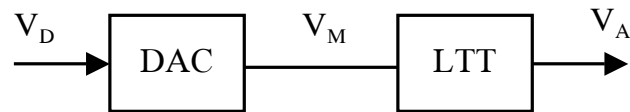
$$\text{Độ dốc } y' \text{ tại } x = 0 \Rightarrow y'|_{x=0} = \frac{\mu}{I_n(1 + \mu)}$$



Hình 6.13. Đặc tính biến đổi ngược của bộ DA

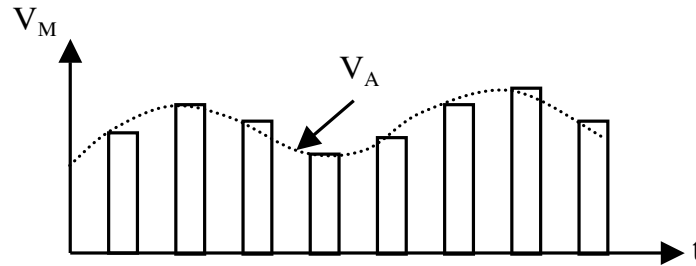
6.5. Các phương pháp chuyển đổi số sang tương tự (DAC)

Chuyển đổi số tương tự (DAC) là quá trình tìm lại tín hiệu tương tự từ N số hạng (N bit) đã biết của tín hiệu số với độ chính xác là 1 mức lượng tử tức 1LSB



Hình 6.14. Sơ đồ khối quá trình chuyển đổi số sang tương tự

Đồ thị thời gian của tín hiệu ra sau mạch chuyển đổi DA có dạng như hình vẽ:



Hình 6.15. Đồ thị thời gian của tín hiệu sau mạch chuyển đổi DA

Tín hiệu đầu ra là tín hiệu rời rạc theo thời gian như trên hình vẽ. Tín hiệu này được đưa qua bộ lọc thông thấp lý tưởng LTT. Trên đầu ra của LTT có tín hiệu V_A biến thiên liên tục theo thời gian là tín hiệu nội suy của V_M .

6.5.1 Chuyển đổi DA bằng phương pháp điện trở (theo nguyên lý mã BCD)

Ưu điểm :

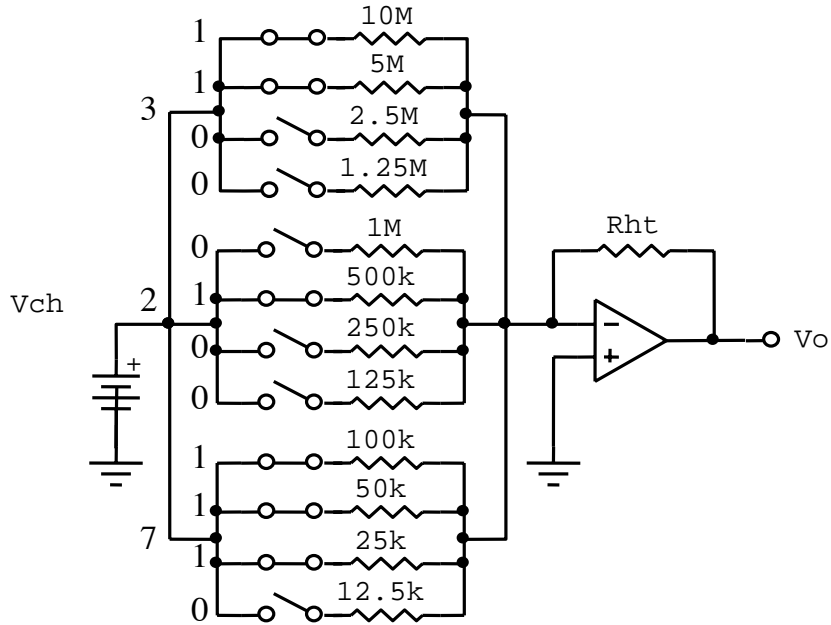
- Chỉ cần dùng một nguồn điện áp chuẩn V_{ch} . Trong số của mỗi bit sẽ tương đương với R_{ht} chia cho R_i , trong đó : R_i là điện trở mỗi một nhánh.
- Phương pháp này đòi hỏi nhiều điện trở chính xác với các trị số khác nhau vì vậy gặp bất tiện khi thiết kế và sử dụng. Để giảm nhược điểm này người ta dùng nhiều nguồn điện áp chuẩn tỷ lệ thập phân khác nhau như hình vẽ C. từ decarde vầy sang decarde khác cầu điện trở sẽ cùng trị số. Tuy nhiên điện áp chuẩn sẽ biến đổi gấp 10 lần.

Hình vẽ B : Số 723 mã BCD

$$V_o = - \frac{R_{ht}}{R_1} V_1 - \frac{R_{ht}}{R_2} V_2$$

$$V_o = V_{o1} + V_{o2} + V_{o3}$$

$$\frac{1}{Rtd_1} = \frac{1}{10^M} + \frac{1}{5^M} = \frac{1}{10^M} \quad (3)$$



Hình 6.16. Dùng một nguồn V_{ch}

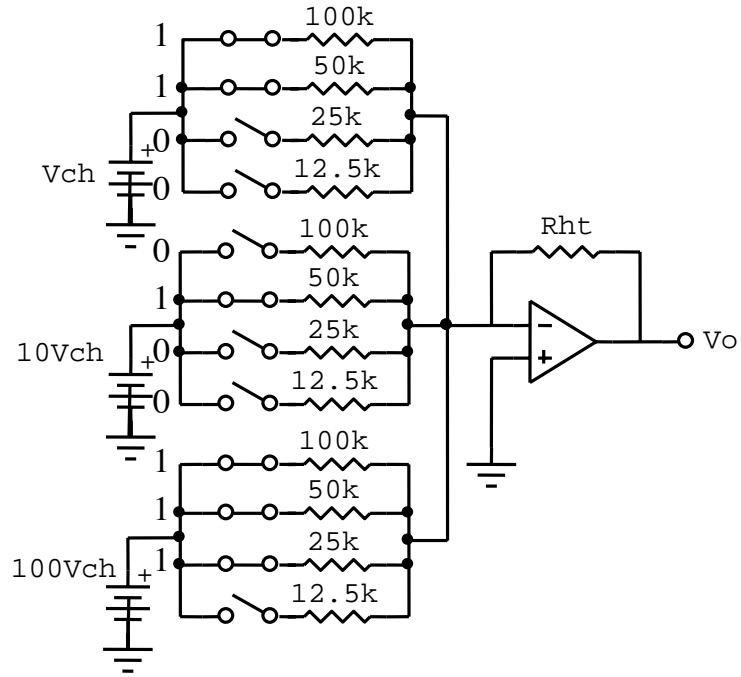
$$V_{o1} = - \frac{R_{ht}}{R_{td1}} \cdot V_{ch} = - \frac{3 \cdot 10^M}{10^M} = - 3 V_{ch}$$

$$\frac{1}{R_{td2}} = \frac{1}{500^k} + \frac{1}{10^M} \quad (20)$$

$$\Rightarrow V_{o2} = \frac{R_{ht}}{R_{td2}} V_{ch} = - 20 V_{ch}$$

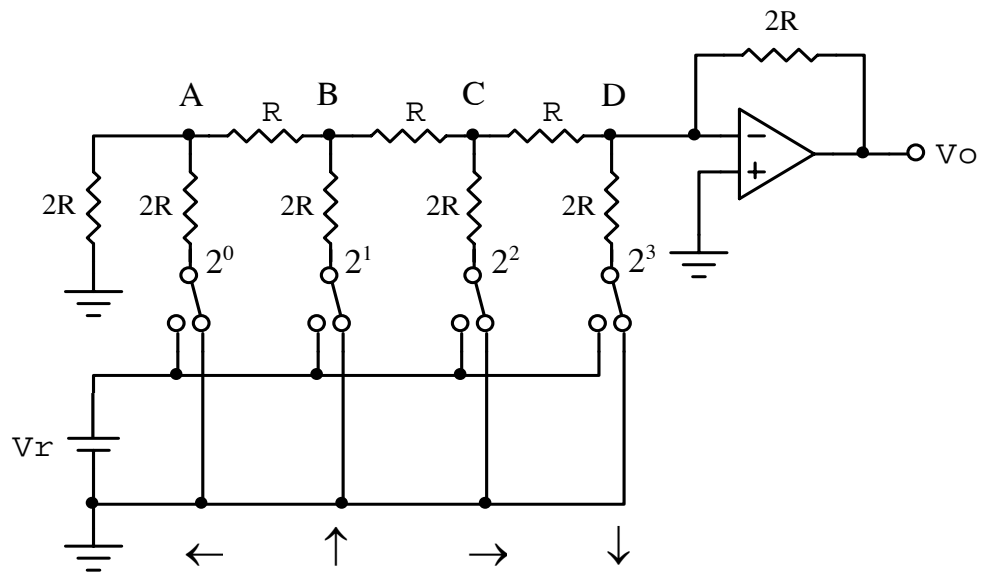
$$\frac{1}{R_{td3}} = \frac{1}{100^k} + \frac{1}{50^k} + \frac{1}{25^k}$$

$$= \frac{1}{10^M} (100 + 200 + 400) = \frac{700}{10^M}$$



Hình 6.17. Dùng nhiều nguồn V_{ch}

6.5.2 Chuyển đổi DA bằng phương pháp điện trở bậc thang



Hình 6.18 Chuyển đổi DA bằng phương pháp điện trở bậc thang