Điểm	**ĐỀ THI CUỐI KỲ III (2011-2012)** **Môn thi: KỸ THUẬT SỐ (402027)** **Thời gian: 90 phút** **Ngày thi: 25/08/2012** **(SINH VIÊN KHÔNG ĐƯỢC SỬ DỤNG TÀI LIỆU)**	*Chữ ký giám thị*
HỌ TÊN: …… MSSV: …… NHÓM: ……..		
SINH VIÊN LÀM BÀI THI NGAY TRÊN ĐỀ - ĐỀ THI CÓ 4 TRANG		

Câu 1: (1.0 điểm)

Cho $\mathbf{A}.\mathbf{B} = \mathbf{0}$ và $\mathbf{A} + \mathbf{B} = \mathbf{1}$, chứng minh rằng: $\mathbf{AC} + \overline{\mathbf{A}}\mathbf{B} + \mathbf{BC} = \mathbf{B} + \mathbf{C}$

……

……

……

……

……

……

Câu 2: (1.5 điểm)

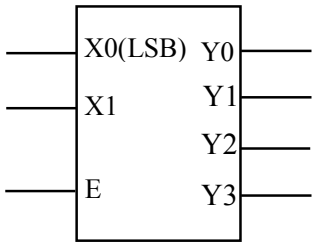
Cho một hệ tổ hợp hoạt động theo bảng sau:

E	X1	X0	Y0	Y1	Y2	Y3
0	X	X	0	0	0	0
1	0	0	1	0	0	0
1	0	1	0	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	1

a. Thiết kế hệ tổ hợp này dùng cổng logic. (0.5đ)

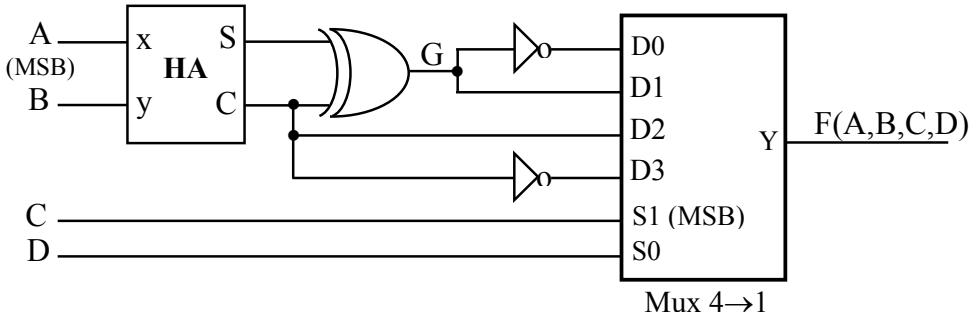
b. Dùng hệ tổ hợp đã thiết kế ở câu a (vẽ ở dạng sơ đồ khối) và cổng logic (nếu cần) thực hiện hàm $\mathbf{F}(\mathbf{A},\mathbf{B},\mathbf{C}) = \prod(5,6)$. Trình bày cách làm. (1.0đ)

Hình vẽ làm câu 2b



Câu 3: (2.5 điểm)

Cho sơ đồ hệ tổ hợp dùng bộ cộng bán phần (HA) và mux 4→1 như hình vẽ



a. Viết phương trình G theo A, B và dùng phương pháp đại số rút gọn hàm G(A,B). (0.75đ)

……

……

……

……

b. Tìm dạng chính tắc 1 của hàm F(A,B,C,D). (1.0đ)

……

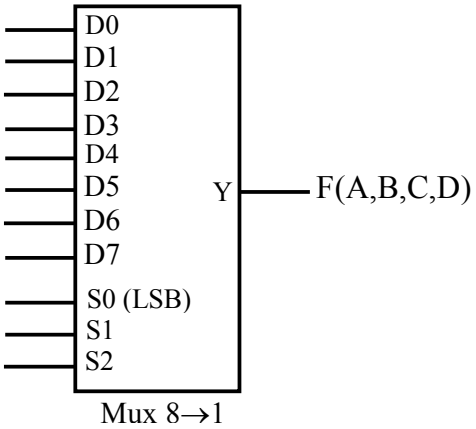
……

……

……

……

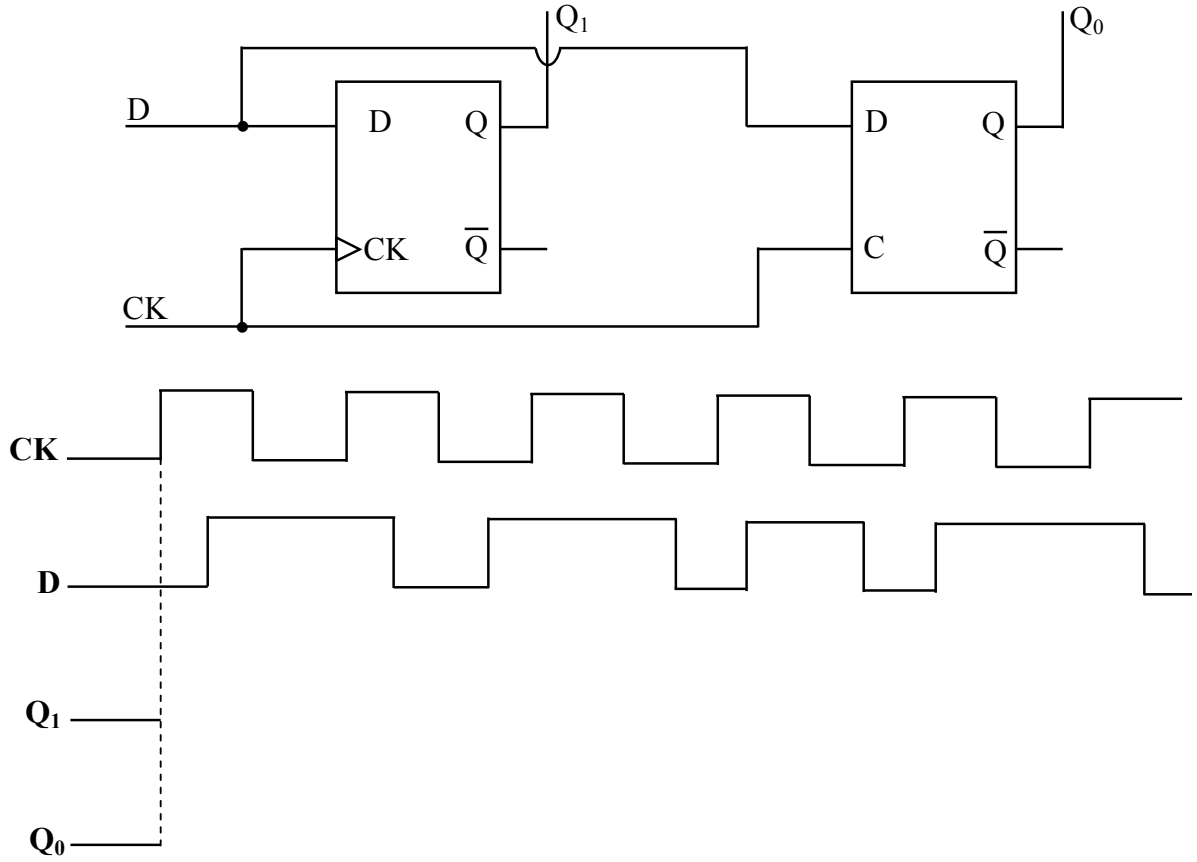
c. Thực hiện lại hàm F(A,B,C,D) dùng mux 8→1 và cổng NOT (nếu cần). (0.75đ)



Câu 4: (1.0 điểm)

a. Trình bày bảng hoạt động của chốt D (D_latch) có ngõ vào cho phép tích cực mức cao và FlipFlop D (D_FF) có ngõ vào xung clock kích theo cạnh lên. Từ đó cho biết sự khác nhau giữa chốt và FlipFlop. (0.5đ)

b. Vẽ tín hiệu ngõ ra $\mathbf{Q_1}$ và $\mathbf{Q_0}$ theo ngõ vào **CK** và **D**. Giả sử ban đầu Q_1Q_0=00. (0.5đ)



Câu 5: (2.0đ)

Sử dụng D_FF có ngõ vào xung clock kích theo cạnh xuống, các ngõ vào preset (Pr) và clear (Cl) tích cực mức cao, thiết kế bộ đếm nối tiếp (bộ đếm bất đồng bộ) đếm lên từ giá trị 5 và modulo của bộ đếm bằng 5.

a. Chu kỳ đếm của bộ đếm trên là (0.5đ)

……

b. Trình bày cách thiết kế tín hiệu reset Z. (0.75đ)

c. Vẽ sơ đồ thiết kế thực hiện bộ đếm trên. (0.75đ)

Câu 6: (2.0 điểm)

Dùng T_FF có ngõ vào xung clock kích theo cạnh lên, các ngõ vào preset (Pr) và clear (Cl) tích cực mức cao, thiết kế bộ đếm song song (bộ đếm đồng bộ) 3 bit $Q_2Q_1Q_0$ (với Q_2 là MSB) có dãy đếm như sau: 000→001→010→011→100→101→110→111→000→…

a. Lập bảng trạng thái của bộ đếm (1.0đ)

Trạng thái hiện tại			**Trạng thái kế tiếp**			**Các ngõ vào FF**		
Q_2	Q_1	Q_0	Q_2^+	Q_1^+	Q_0^+	T_2	T_1	T_0

b. Rút gọn tìm phương trình ngõ vào các FlipFlop (không cần vẽ hình thiết kế) (1.0đ)

CNBMĐT **GV ra đề**

Nguyễn Lý Thiên Trường